

# パワーエレクトロニクス実験・実習教材

## 誘導モータの制御技術 その5

職業能力開発総合大学校 山本 修・佐々木英世・荒 隆裕

### 9. インバータユニットの回路構成

図24は、直流から交流への電力変換を行い、三相誘導モータに任意の交流電力を供給するインバータユニットのブロック図である。このユニットは、

- 1) 三相交流電流演算部
- 2) ヒステリシスコンパレータ部
- 3) 保護回路部
- 4) インバータ主回路およびゲート駆動回路部

に分けられ、アナログ・デジタルユニット（あるいはコンピュータユニット）からの三相交流電流指令値をもとに、正弦波PWM（Pulse Width Modulation）方式により電力変換を行っている。

学習者は、本ユニットの設計・製作実習および動作実験を通して、電力用半導体スイッチング素子を用いたパワーエレクトロニクス技術を習得することができる。また、最近では回路基板の縮小化および設計変更の簡便性から広く用いられているPLD（Programmable Logic Device）についても学習す

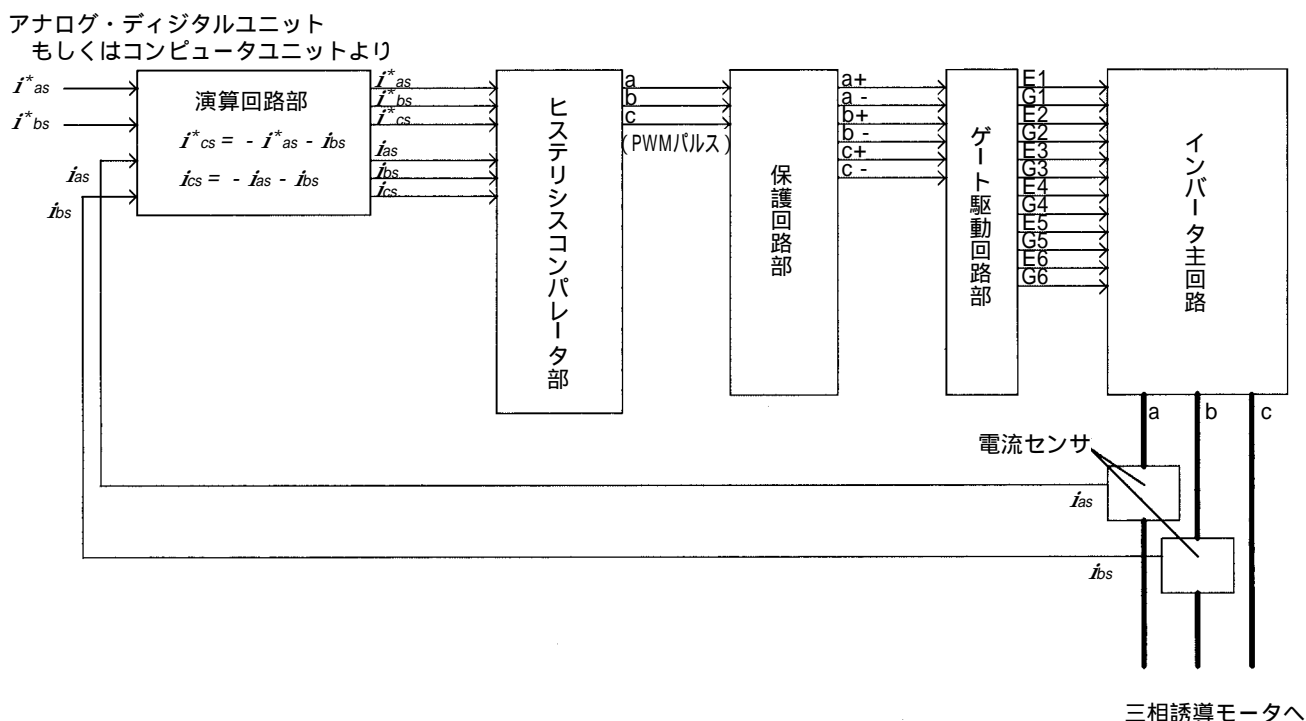


図24 インバータユニットのブロック図

アナログ・デジタル  
混合システムより  
コンパチブル

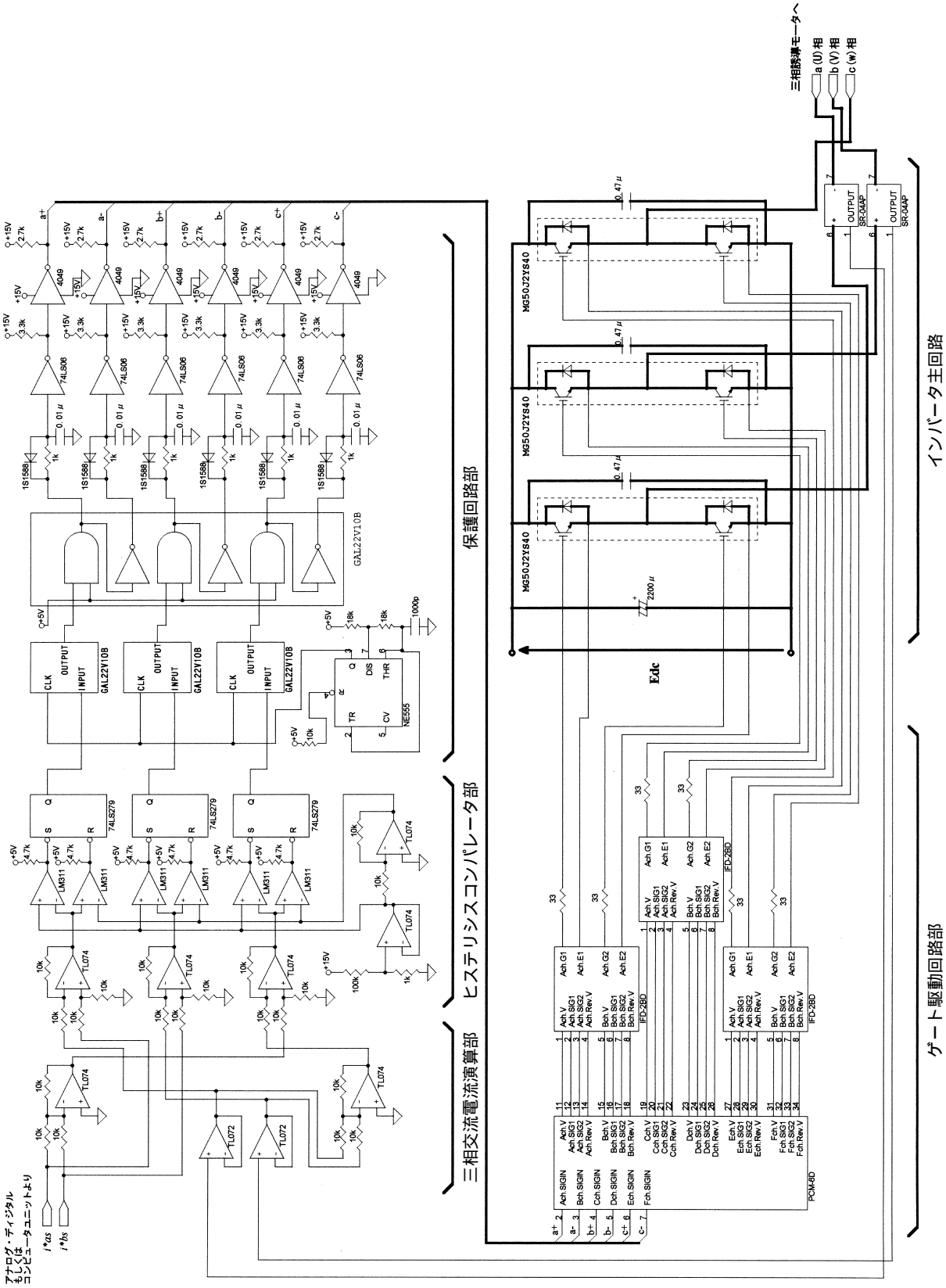


図25 インバータユニット回路

表3 ヒステリシスコンパレータの動作表

$V_i$	OP1出力	OP2出力	$Q_n$
$\begin{array}{c} \uparrow \\ V_{ref1} \\ \uparrow \\ V_{ref2} \end{array}$	L	H	H
	H	H	$Q_{n-1}$
	H	L	L

ることができる。さらに、アナログ・デジタルユニットおよびモータユニットとの組み合わせにより、インバータ制御技術を習得できる。

図25は、インバータユニットの回路図であり、表4は部品表である。回路図における信号の流れを簡単に説明する。

三相交流電流演算部では、アナログ・デジタルユニットからのa相およびb相の三相交流電流指令値 ( $i_{as}^*$ ,  $i_{bs}^*$ ) と、電流センサにより得られた三相誘導モータのa相 (U相), b相 (V相) の実測電流値 ( $i_{as}$ ,  $i_{bs}$ ) が入力される。残りのc相 (W相) については、各相の電流値の総和は、零となることを利用して、

$$i_{cs}^* = -i_{as}^* - i_{bs}^* \dots \dots \dots (30)$$

$$i_{cs} = -i_{as} - i_{bs} \dots \dots \dots (31)$$

によってそれぞれ演算される。

ヒステリシスコンパレータ部では、この三相交流電流指令値 ( $i_{as}^*$ ,  $i_{bs}^*$ ,  $i_{cs}^*$ ) と、三相交流電流実測値 ( $i_{as}$ ,  $i_{bs}$ ,  $i_{cs}$ ) との偏差が演算され、ヒステリシスコンパレータ回路により、主回路の電力用半導体スイッチング素子 (本教材ではIGBT (Insulated Gate Bipolar Transistor)) をON/OFFするPWM信号が生成される。PWM信号は、アーム間短絡防止回路とPWM周波数制限回路より構成される保護回路部を経て、ゲート駆動回路へと出力され、主回路のIGBTをスイッチングする。

主回路の三相交流出力は、三相誘導モータへ接続される。ここでは、a相 (U相), b相 (V相) に電流センサが取り付けられており、実測電流値が、本ユニットの演算回路部へフィードバックされる。

つづいて、各部ごとに詳述する。

表4 インバータユニットの部品表

三相交流電流演算部およびヒステリシスコンパレータ部

部品名	型名・仕様	数量
抵抗	10k	20
	1k	1
	4.7k	6
	100k	1
TTL	74LS279	1
オペアンプ	TL072	1
	TL074	2
	LM311	6

保護回路部

部品名	型名・仕様	数量
抵抗	1k	6
	18k	2
	2.7k	6
	3.3k	6
	10k	1
コンデンサ	1000pF	1
	0.01 $\mu$ F	6
ダイオード	1S1588	6
タイマIC	NE555	1
TTL	74LS06	1
CMOS IC	4049	1
PLD	GAL22V10	4

主回路・ゲート駆動回路部

部品名	型名・仕様	数量
抵抗	33	6
フィルムコンデンサ	0.47 $\mu$ F	6
電解コンデンサ	2200 $\mu$ F	1
ゲートドライバ制御モジュール	PCM-6D (日本パルス工業)	1
IGBTゲートドライバ	IFD-2BD (日本パルス工業)	3
IGBTモジュール	MG50J2YS40 (東芝)	3
電流センサ	SR-04AP (ナナエレクトロニクス)	2

### 9.1 三相交流電流演算部

三相交流電流演算部では、アナログ・デジタルユニット（あるいはコンピュータユニット）からの三相交流電流指令値のa相, b相分の信号 ( $i^*_{as}$ ,  $i^*_{bs}$ ) から、オペアンプを用いた演算回路により(30)式の演算を行い、三相交流電流指令値 ( $i^*_{as}$ ,  $i^*_{bs}$ ,  $i^*_{cs}$ ) を得る。

同様に、三相誘導モータのa相 (U相), b相 (V相) に取り付けられた電流センサから得られる実測電流値 ( $i_{as}$ ,  $i_{bs}$ ) から三相交流電流実測値 ( $i_{as}$ ,  $i_{bs}$ ,  $i_{cs}$ ) を求めている。このような構成をすることによってc相 (W相) の電流センサが不要となるため、主回路の部品点数を少なくすることができる。

本教材では、上記の演算を図25に示すようにオペアンプを用いた加算回路により行っている。電流指令値の信号は、電流値 1 [A] が電圧値 1 [V] で表されている (<その4>第8章参照)。また、電流センサ (SR-04AP, ナナエレクトロニクス社製) からの出力は、電圧値 1 [V] が電流値 1 [A] に相当し、ボルテッジ・フォロア回路を介して、加算回路に入力される。

### 9.2 ヒステリシスコンパレータ部

正弦波PWM方式は、三角波比較方式とヒステリシスコンパレータ方式に大別されるが、本教材では、

- 1) ハードウェアが簡単
- 2) 電流制御に関して応答性が高い

という理由から、ヒステリシスコンパレータ方式を採用した。

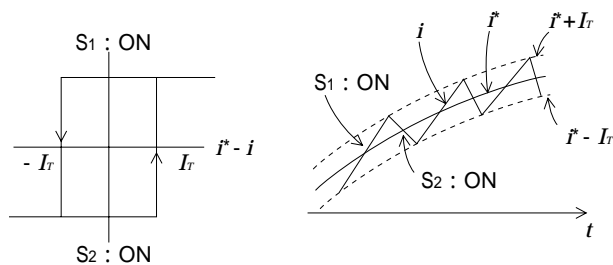


図27 ヒステリシス曲線

図26にヒステリシスコンパレータの基本回路図を示す。コンパレータの出力は、入力電圧  $V_i$  と2つの基準電圧の大小関係によって表3のように変化する。さらにコンパレータの出力はRS-FFに入力されて出力  $Q_n$  となる。つまり、入力電圧  $V_i$  (電流の指令値 ( $i^*$ ) との実測値 ( $i$ ) との偏差に相当) が  $V_{ref1}$  (図27の  $+I_r$  に相当) 以上の時は、 $Q_n$  として “H” が出力される。また、入力電圧が  $V_{ref2}$  ( $-I_r$  に相当) 以下のときは “L” が出力され、さらに両者間にある時は “ $Q_{n-1}$ ” で、直前の出力状態が保持される。この動作により、図27に示すようなヒステリシスバンド内で指令値  $i^*$  に追従する電流波形  $i$  が得られる。

本教材では、図25に示すように、三相交流電流指令値 ( $i^*_{as}$ ,  $i^*_{bs}$ ,  $i^*_{cs}$ ) と電流センサによって検出された実測電流値 ( $i_{as}$ ,  $i_{bs}$ ,  $i_{cs}$ ) との偏差をオペアンプを用いた減算回路により求め、ヒステリシスコンパレータ回路に入力する。そして、各相ごとの実測電流値が各相ごとの電流指令値にヒステリシスバンド内で追従するよう “H/L” 信号が出力される。この信号が主回路のIGBTをON/OFFするPWM信号

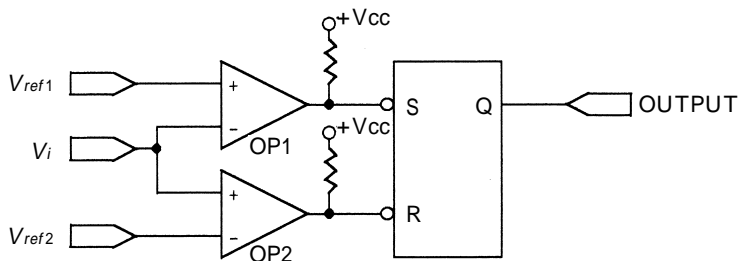


図26 ヒステリシスコンパレータの基本回路

となる。

ヒステリシスバンドの幅 $I_T$ は、任意に決定することができる。 $I_T$ を狭くすれば、よりひずみの少ない電流波形が得られるが、スイッチング周波数が高くなるため、スイッチングによる損失の増加や雑音の原因となる。また、 $I_T$ を広くすれば、スイッチング周波数は低くなる反面、電流波形のひずみは増加する。ここでは、経験的に $|I_T| = 0.15$  [A]程度の幅となるように調整した。

### 9.3 保護回路

三相インバータの主回路は、6個のスイッチング素子（IGBT）が図25に示すように配置されている。各素子は、並列に接続されたダイオード（環流ダイオード）を含めアームと呼ばれる。実際の素子は、スイッチング時間が存在するため、上下アームのON/OFF状態を同時に変化させると、アーム間短絡の状態が発生する。そこで、図28に示すCR回路を用いて、スイッチング素子のON信号のみ立ち上がり遅らせ、上下アームの両方がOFFとなる時間（デッドタイム）を意図的に設けることにより、アーム間短絡を防止している。使用しているIGBTモジュールのON/OFFに要する時間は、 $0.8$  [μs] /  $1.0$  [μs]であることから、ここではデッドタイムが $2$  [μs]以上となるように、図28のR,Cの値を調整し、 $R=1$  [k]、 $C=0.01$  [μF]とした。

また、ヒステリシスコンパレータ部でPWM信号のパルス周波数が、主回路の半導体素子（IGBT）の最大スイッチング周波数を超えないように、周波数制限回路を入力段に設けている。回路動作は、タ

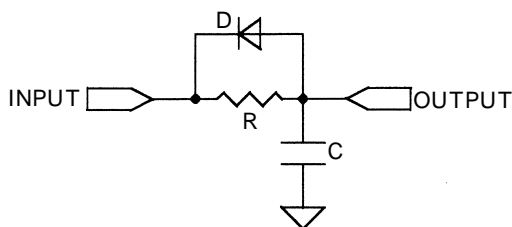


図28 デッドタイム作成回路

イマIC（NE555）を用いたパルス発生器により得られるクロック信号（約40 [kHz]）にPWM信号を同期させ出力することで、クロック周波数以上の周波数成分をカットしている。論理回路は、PLD（GAL22V10B）を用いて構成した。

### 9.4 三相インバータ主回路および駆動回路

主回路は、図25に示すように、平滑用電解コンデンサ、6個の電力用半導体スイッチング素子、フライホールダイオードおよび寄生インダクタンスによるサージ電圧の吸収のためのスナバコンデンサにより構成されている。

電力用半導体スイッチング素子とフライホールダイオードで構成される各アームは、ヒステリシスコンパレータ部で生成されたPWM信号にもとづいてスイッチングされ、指令値に追従した三相交流電流が三相誘導モータ各相に流れるように動作する。

本教材では、電力用半導体スイッチング素子として、一対のアームが1パッケージとなったIGBTモジュール（MG50J2YS40、東芝製）を用いた。

図25に示す主回路の各半導体素子のゲートに制御回路からのON/OFF信号を入力するためには、

- 1) 主回路と制御回路の絶縁
- 2) 各上下アーム間のエミッタ電位が異なるため  
の各素子への入力信号の分離

を施す必要がある。これを行うのがゲート駆動回路である。ここでは、モジュール化されたゲートドライバコントロールモジュール（PCM-6D、日本パルス工業(株)製）およびIGBTゲートドライバ（IFD-2BD、日本パルス工業(株)製）を用いた。

インバータ主回路から出力されるa相、b相は、電流センサを経て、c相は直接、三相誘導モータへと接続される。電流センサにより、計測された電流値は、演算回路部へとフィードバックされる。ここで用いる電流センサは、直線性に優れ、なるべく周波数帯域が広いものが望ましい。