

はじめに

情報処理技術者養成施設（コンピュータ・カレッジ）は、情報産業の集約が著しい地域等における情報処理関連技術者等の確保と教育訓練の振興を図ることを目的に、国の施策の一環として雇用促進事業団が全国に15施設設置しております。

各コンピュータ・カレッジでは、情報処理技術者試験第2種合格レベルの知識のみならず、情報処理関連業界のニーズに対応した実践技術者養成施設として操作などの実習をも重視して、教育を実施しているところであります。

ところで、情報処理関係の図書は多数ありますが、知識と実技の両面の指導が必要なコンピュータ・カレッジの講師の方に最適な指導書はありません。そこで、コンピュータ・カレッジの講師向け指導書シリーズを開発することにより、コンピュータ・カレッジの教育に多少なりとも寄与したいと考えた次第です。

この指導書「ハードウェアの基礎編」の開発にあたって、別記の方々のご協力を得ました。短期間の開発であり完全とは言えませんが、これをスタート台としてさらに改訂を重ねることにより、コンピュータ・カレッジ用の立派な指導書に育っていくことを期待しております。

最後に本指導書の作成に当たってご熱心に討議し執筆していただいた開発委員・開発協力者の方々、いろいろと助言、指導、アンケート回答、施設見学、資料提供等ご協力をいただいた中央情報教育研究所、及びコンピュータ・カレッジの関係者の方々に深く感謝の意を表します。

平成5年3月

職業訓練大学校 職業訓練研修研究センター

所長 城 哲也

開発委員・開発協力者（順不同）

開発委員	森 泉	淳	真岡コンピュータ・カレッジ
”	村 上	昭 弘	今治コンピュータ・カレッジ
”	竹 山	均	信濃川テクノ・アカデミー
”	神 山	正 名	(株)三菱総合研究所
”	小 原	敏 雄	富士通株式会社
”	玉 井	浩	職業訓練大学校 情報工学科
”	八 田	昌 之	職業訓練大学校 情報工学科
開発協力者	伴 之	賢 次	(株)システム トウエンティ・ワン
”	佐々木	誠	(株)システム トウエンティ・ワン
”	村 瀬	一 郎	(株)三菱総合研究所
”	津 國	剛	(株)三菱総合研究所
”	水 津	孝 輔	雇用促進事業団 職業能力開発企画部
事務局	山 川	明 子	職業訓練大学校 職業訓練研修研究センター
”	大 川	祥 三	職業訓練大学校 職業訓練研修研究センター
”	河 野	建 二	職業訓練大学校 職業訓練研修研究センター

索引

アキュムレータ	2-13, 2-21, 2-22
アキュムレータ方式	2-21, 2-22
アクセスタイム	3-5
アドレス	1-13, 2-20
アドレスレジスタ	2-13, 2-14
アドレッシングモード	2-24, 2-26
アナログ回線	5-3
誤り制御	5-13
アンパック形式	1-42
イーサネット	5-18, 5-19
イメージスキャナ	4-7, 4-25
インクジェット式プリンタ	4-7, 4-28
インタリーブ方式	3-11
インデックス修飾アドレス	2-13, 2-24
インデックスレジスタ	2-13, 2-24
演算実現方式	2-22
演算装置	1-10, 1-12, 2-12
応用層	5-16
オペランド	2-21, 2-22, 2-40
カード穿孔装置	4-7, 4-29
カード読取り装置	4-3, 4-7, 4-24
回線交換網	5-4
階層構造	3-6
回転待ち時間	4-11, 4-16
仮想記憶	3-15
漢字コード	1-33
間接アドレス	2-24
感熱式プリンタ	4-7, 4-27
キーボード	4-7, 4-25
記憶装置	1-10, 1-12, 3-2, 3-6
記憶保護	3-24, 3-27
記憶容量	3-5, 3-6, 4-10, 4-16, 4-22
基数	1-16, 1-18, 1-24
キャッシュメモリ	3-6, 3-7, 3-8
キャラクタディスプレイ	4-7, 4-28
キャラクタ同期	5-10
逆ポーランド記法	2-23
グラフィックディスプレイ	4-7, 4-29
コード体系	1-28
交換回線	5-4
固定小数点	1-36
コンテンツン方式	5-8
誤差	1-44
サイクリック冗長コード方式	5-13
サイクルスチール	4-5
サイクルタイム	3-5
再送訂正方式	5-13
算術演算命令	2-29
算術論理演算装置	2-13
システムコール	2-38
システム制御命令	2-37
シフト演算命令	2-32

主記憶装置	1-10, 1-12, 1-15, 2-12, 2-22, 2-24, 2-25, 2-37, 3-6, 3-7, 3-8 3-10, 3-11, 3-16, 3-17, 3-18, 3-19, 3-20, 3-21, 3-24, 3-25, 3-26
出力装置	1-10, 1-12, 1-15, 4-7
シリアルプリンタ	4-7, 4-27
シリンダ	4-9
信号速度	5-11
シンプレックスシステム	1-6
磁気インク文字読取り装置	4-7, 4-24
磁気コアメモリ	3-2
磁気テープ装置	3-13, 4-7, 4-18
磁気ディスク装置	3-13, 4-7, 4-8
磁気ドラム	3-10
16進数	1-17, 1-21, 1-22, 1-23
10進数	1-16, 1-18, 1-19, 1-20, 1-21
スーパーバイザモード	2-37, 2-45, 2-48, 3-25
スーパーバイザ・コール	2-38, 2-49
垂直パリティチェック方式	5-13
水平パリティチェック方式	5-13
スター型	5-19
スタック方式	2-22, 2-23
スタックポインタ	2-15, 2-18, 2-40
ストリーマ装置	3-13
制御装置	1-10, 1-12, 2-12
制御手順	5-7, 5-12
セクタ	4-15, 4-16
セグメンテーション方式	3-17, 3-20
セッション層	5-16
セレクトチャンネル	4-3
専用回線	5-4
全二重通信方式	5-5
相対アドレス	2-25
即値アドレス	2-25
ゾーン10進数	1-42
多数レジスタ方式	2-22
タブレット	4-26
単方向通信方式	5-5
タンデムシステム	1-8
チャンネルコマンド	2-36, 4-4
チャンネルプログラム	2-36, 4-2, 4-4
中央処理装置	1-10, 1-15, 2-12, 4-2, 4-5
調歩式	5-10, 5-12
直接アドレス	2-24
通信回線	5-4, 5-5, 5-6
通信制御装置	1-6, 1-7, 1-8, 5-2
通信速度	5-11
通信方式	5-5
TTY手順	5-12
テープマーク	4-20
転送時間	4-11, 4-16
データ回線終端装置	5-2
データ通信システム	5-2
データ転送時間	4-11, 4-16
データ転送速度	4-11, 4-22
データ転送命令	2-28

データリンク層	5-16
データリンク方式	5-8
データレジスタ	2-13
デコーダ	2-12, 2-13
デジタイザ	4-7, 4-26
デジタル回線	5-4
デジタルデータ交換網	5-4
デジタル網用回線終端装置	5-2
デュアルシステム	1-7
デュプレックスシステム	1-6
伝送誤り制御	5-13
伝送制御手順	5-12
伝送制御符号	5-11
伝送速度	5-11
伝送方式	5-10, 5-19
トークンパッシング方式	5-19
特権命令	2-28, 2-37, 2-38, 3-25
トラック	4-9, 4-10, 4-12, 4-14, 4-15, 4-19
トランスポート層	5-16
同期式	5-10, 5-12
動作時間	3-5, 4-11, 4-16
動的アドレス変換機構	3-18
ニーモニック	2-20
2進数	1-16, 1-18, 1-19, 1-22, 1-23
入出力時間	4-22
入出力制御	4-2
入出力チャンネル	4-2
入出力動作時間	4-11, 4-16
入出力命令	2-20, 2-36, 2-45, 2-46, 4-2
入力装置	1-10, 1-12, 1-15, 4-7
熱転写式プリンタ	4-27
ネットワークアーキテクチャ	5-15
ネットワーク層	5-16
ノード	5-16, 5-18, 5-19
排他的論理和	2-8, 2-20, 2-30, 2-41
ハイレベル手順	5-12
8進数	1-16, 1-20, 1-22, 1-23
ハミングコード方式	5-13
半導体素子	3-2
半導体メモリ	1-5, 1-12, 3-2, 3-3, 3-10
半二重通信方式	5-5
汎用レジスタ	2-14, 2-18, 2-40
バーコードリーダー	4-7, 4-26
バイト	1-13
バイトマシン	3-11
バイトマルチプレクサチャンネル	4-3
バイポーラ型	3-10
バス型	5-18
バッファメモリ	3-7, 3-10
パーティション	4-13
パケット交換網	5-4
バック10進数	1-43
パラメترون	3-2
パリティチェック	4-19, 5-13

比較演算命令	2-20, 2-31, 2-41
光学式マーク読み取り装置	4-7, 4-24
光学式文字読み取り装置	4-7, 4-23
光磁気ディスク装置	4-23
非同期式	5-10, 5-12
ビット	1-13
ヒット率	3-7
フォン・ノイマン型	1-10
浮動小数点	1-12, 1-37, 1-40, 1-41, 1-44
フリップフロップ	2-10, 3-2
フレーム同期	5-10
フレキシブルディスク装置	4-7
物理層	5-16
ブロック	3-27, 4-10, 4-19, 4-20
ブロック化係数	4-10, 4-20, 4-22
ブロックマルチプレクサチャネル	4-4
分岐点接続	5-6
分岐命令	2-20, 2-35, 2-42
プレゼンテーション層	5-16
プログラムカウンタ	2-13, 2-17, 2-44
プログラム実行	2-44
プログラム状況語	2-14, 2-15, 2-38, 2-47, 3-27
プロセス	5-15
プロッタ	4-7, 4-29
フロッピーディスク	4-14, 4-17
プロトコル	5-12, 5-15
平均位置決め時間	4-11, 4-16
平均シーク時間	4-11, 4-16
平均呼出時間	3-7
返送照合方式	5-13
変調速度	5-11
変復調装置	5-2
ベーシック手順	5-12
ベースレジスタ	2-13, 2-14
ページ置き換え	3-22
ページング方式	3-17, 3-19, 3-22
保護キー方式	3-27
保護境界レジスタ方式	3-26
補助記憶装置	1-10, 1-12, 3-6, 3-13, 3-19, 3-21
補数	1-36, 1-37, 1-38, 1-39
ポーリング/セレクトィング方式	5-8
マウス	4-7, 4-25
マスクROM	3-3, 3-4
マルチプロセッサシステム	1-7
マルチポイント接続	5-6
無手順	5-12
命令コード	2-20
命令の種類	2-28, 2-40
命令レジスタ	2-13, 2-44
メモリ間直接演算方式	2-22
メモリバンク	3-11
網制御装置	5-2
モデム	4-7, 5-2
ユーザモード	2-37, 2-45, 2-48, 3-25, 3-26

優先順位	2-47, 2-48
4線式回線	5-5
ライトペン	4-7, 4-26
ラインプリンタ	4-7, 4-27
ラベル	2-40, 4-20, 4-21
L A N	5-17, 5-19
リンク	3-20, 5-6, 5-7, 5-14, 5-15, 5-16
リング型	5-18
リング保護方式	3-28
レーザ・ビーム・プリンタ	4-28
レコード	4-20
レジスタアドレス	2-25
連送方式	5-13
ローテイト	2-32, 2-33, 2-34
ロケーション	3-11
論理演算命令	2-20, 2-30, 2-41
論理積	2-4, 2-20, 2-30, 2-41
論理積否定	2-7
論理否定	2-5, 2-30
論理和	2-3, 2-20, 2-30, 2-41
論理和否定	2-6
ワード	1-13, 1-15
ワードマシン	3-11
割り込み	2-29, 2-36, 2-37, 2-44, 2-45, 2-46, 2-47 2-48, 3-21, 3-22, 3-25, 3-26, 3-27, 4-2, 4-5
割り込み処理	2-36, 2-37, 2-44, 2-45, 2-46, 2-47, 2-48
割り込みの種類	2-46
割り込みマスク	2-48

A B C 順

0 アドレス方式	2-21
1 アドレス方式	2-21
2 アドレス方式	2-21
2 線式回線	5-5
2 地点間接続	5-6
2 入力加算回路	2-9
3 アドレス方式	2-21
A S C I I コード	1-31
Arithmetic Unit	1-12
accumulator	2-13
address	1-13, 2-13
address register	2-13
A L U	1-12, 2-12, 2-13
A N D	2-4, 2-30
B O T	4-20
base register	2-13
binary number	1-16
bit	1-13
block multiplexer channel	4-4
byte	1-13
byte multiplexer channel	4-3
C C D	3-3, 3-4
C C U	1-6, 1-7, 1-8, 5-2
C O M E T	1-15, 2-15, 2-17, 2-40
C S M A / C D	5-19
Control Unit	1-12
channel program	4-4
C P U	1-6, 1-7, 1-12, 2-12, 3-7, 3-10, 3-11, 4-2, 4-5
D A T	3-18, 3-19, 3-22
D C E	5-2
D D X	5-4
D D X - C	5-4
D D X - P	5-4
D M A	4-5
D R A M	3-2, 3-3
D S U	5-2
Dynamic RAM	3-2, 3-3
data register	2-13
decimal number	1-16
decoder	2-13
direct addressing	2-24
dual system	1-7
duplex system	1-6
E B C D I C コード	1-30
E D S A C	1-4
E D V A C	1-4
E E P R O M	3-3, 3-4
E N I A C	1-4
E O T	4-20, 5-11
E P R O M	3-3, 3-4
E U C コード	1-34
E O R	2-8, 2-30

F A T	4-17
F I F O 法	3-22
G F L O P S	1-12
G I P S	1-12
general register	2-14, 2-18
Hexa decimal	1-17
I / O プロセッサ	1-4
I B G	4-19, 4-20
I E E E 標準形式	1-41
I S D N	5-4
Input Unit	1-12
immediate address	2-25
index register	2-13, 2-18
indexed addressing	2-24
indirect addressing	2-24
instruction register	2-13
J I S X 0 2 0 1	1-32
J I S X 0 2 0 8	1-33
L R U 法	3-22
M F L O P S	1-12
M I P S	1-12
M O S 型	3-10
multiprocessor system	1-7
N C U	5-2
N A N D	2-7
N O R	2-6
N O T	2-5, 2-30
O S I 参照モデル	5-16
Output Unit	1-12
octal number	1-16
O R	2-3, 2-30
P R O M	3-3, 3-4
P S W	2-14, 2-16, 2-47, 2-49, 3-27
Programmable ROM	3-4
point to point	5-6
program counter	2-13
R A M	3-2, 3-3
R I S C	1-5
R O M	3-2, 3-3, 3-4
register address	2-25
relative addressing	2-25
S R A M	3-2, 3-3
Static RAM	3-2, 3-3
Storage	1-12
selector channel	4-3
simplex system	1-6
stack pointer	2-13, 2-18
S V C	2-38, 2-49
tandem system	1-8
word	1-13

教材情報資料第 8 号の 1

情報処理技術者養成施設用指導書
ハードウェアの基礎編

発行日 平成 5 年 3 月
発行所 雇用促進事業団 職業訓練大学校
職業訓練研修研究センター
〒229 相模原市橋本台 4-1-1
ダイヤルイン TEL (0427) 63-9064 (開発研究部)

印刷所 株式会社 **芳文社**
〒160 新宿区四谷 4-30
TEL (03) 3356-5887(代)
