

## 第2章 デジタルICの使い方

### 2.1 デジタルICとは

一口にICと呼んでいるものは、Integrated Circuitの頭文字を取って略称したもので、日本語では集積回路と訳されます。ICそのものの名称が、今や電気の専門用語ではなく、誰でも知っているごく一般的な言葉となっています。ICは集積度により次のように分類することができます。

IC	— SSI (Small Scale Integration) …回路素子数約100以下
	— MSI (Medium Scale Integration) …回路素子数約100~1000
	— LSI (Large Scale Integration) …回路素子数約1000以上

また、機能的に分類することもでき、次のようになります。

アナログIC …連続的な信号を取り扱う

デジタルIC …"L"と"H"または"0"と"1"等の離散的信号を取り扱う

すなわち、デジタルICとは"1"と"0"等の2値化した信号を扱う集積回路のことで、デジタルICは構造上から次のように分類できます。

デジタルIC	P型半導体	— RTL (Register Transistor Logic)
		— DTL (Diode Transistor Logic)
		— HTL (High Threshold Logic)
		— TTL (Transistor Transistor Logic)
		— ECL (Emitter Coupled Logic)
	N型半導体	— P-MOS (P-Channel Metal Oxide Semiconductor)
		— N-MOS (N-Channel MOS)
		— C-MOS (Complimentary MOS)

この中で、一番よく使うものとして、品種数、価格、入手の容易さ等からTTL、C-MOSの2種類がよく使われています。

### 2.2 TTLについて

TTLは現在の市場でも圧倒的な品種数を誇り、安価でセカンド・ソースも非常に多く入手しやすいため最もよく使われます。さらに、1つの論理回路に対し、多数のタイプが用意されており、多くのユーザーのニーズに答えています。

TTLは、アメリカのTI社(テキサスインスツルメント)のものがオリジナルで、SN74シリーズと呼ばれ、内部回路の差により、標準タイプ、Hタイプ、LSタイプ

プ、Sタイプ、ALSタイプなどがあります。これらの中で普通用いられているものは、標準タイプと低消費電力のLSタイプですが、特にLSタイプはスピード、消費電力の点ですぐれておりTTLの主流となっています。ICは色々なパッケージに納められていますが、図2-1に示したDIP (Dual Inline Package) 型が一般的に使われます。

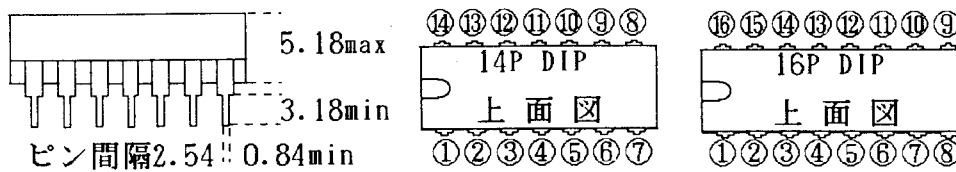


図2-1 標準ICの形状

図2-2は例として、SN7400Nの内部構造を示したものです。入力段にマルチエミッタトランジスタ $Q_1$ を用いているので、入力信号の変化に対して、早く応答することができます。出力は、 $Q_3$ と $Q_4$ によって大きな負荷電流を供給したり、吸収できるようになっています。

また、TTLの中には、 $Q_4$ 、 $R_4$ が無いものもあり、オープンコレクタ出力タイプと呼ばれています。オープンコレクタ出力のTTLについては、 $Q_3$ と $V_{cc}$ との間に外付けで、抵抗 $R_c$ を接続します。オープンコレクタ出力のTTLでは、複数個の出力どうしを接続して使用する、ワイヤード接続ができます。また、高耐圧のオープンコレクタ出力ではレベル変換することもできます。図2-3はオープンコレクタ回路の応用を示したものです。

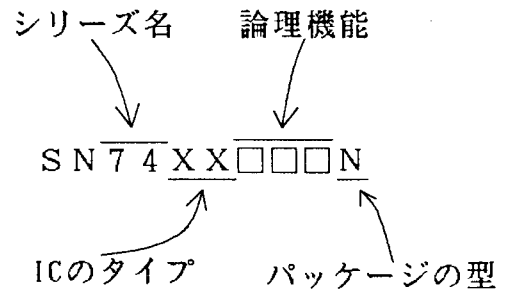


図2-2 SN7400Nの構造

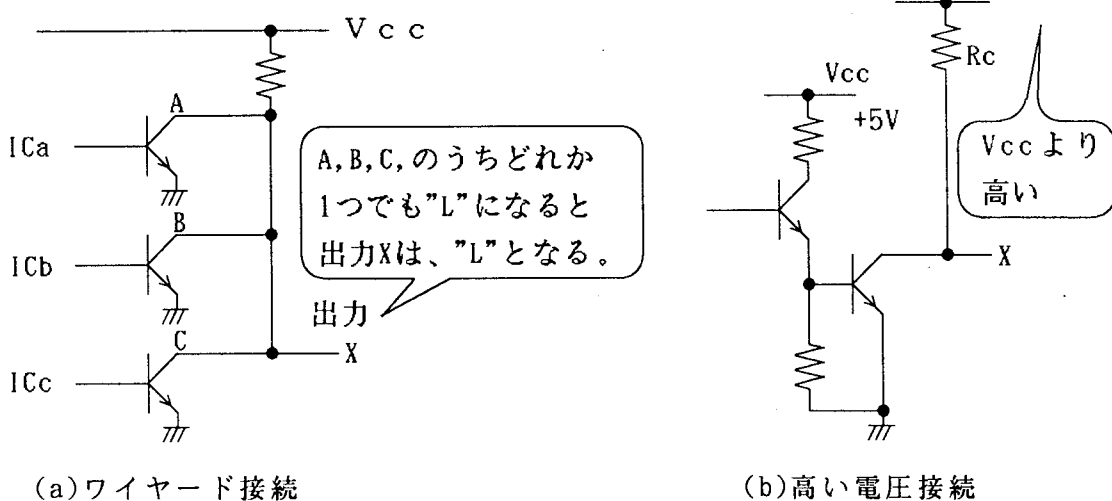


図2-3 オープンコレクタ回路の応用

(1) TTLの電気的特性

TTLはハイレベル(“H”), ローレベル(“L”)をそれぞれ5V, 0Vとして取り扱いますが、実際には表2-3のように規定されています。すなわち、入力電圧については0.8V以下のとき

”0”, 2.0V以上であれば”1”とみなします。また、流し込んだり、取り出せる電流についても規定されていて、例えばICの出力から取り出せる電流は、出力が“L”の時には-16mAで、“H”の時は+400μAです。ここで、マイナス符号はIC側に電流が流れ込むことを意味し、この電流をシンク電流

表2-3 TTLの規格

名称	規格値	単位
電源電圧 $V_{CC}$	5 ± 0.25	V
出力電圧	Hレベル $V_{OH}$ 最小	2.4 V
	Lレベル $V_{OL}$ 最大	0.4 V
入力電圧	Hレベル $V_{IH}$ 最小	2.0 V
	Lレベル $V_{IL}$ 最大	0.8 V
出力電流	Hレベル $I_{OH}$ 最大	400 μA
	Lレベル $I_{OL}$ 最大	-16 mA
入力電流	Hレベル $I_{IH}$ 最大	-40 μA
	Lレベル $I_{IL}$ 最大	1.6 mA

といいます。プラス符号(一般的に書かない)はシンク電流とは反対にIC側から流出する電流を意味し、この電流をソース電流といいます。また、TTLの動作温度範囲は74シリーズで0~70℃となっています。

2.3 C-MOSについて

C-MOSのファンアウトは、伝達時間の遅れを無視すると1000以上となりますが、時間遅れが問題とならない目安として50とされています。また、C-MOSにおける電源電圧の許容範囲は、 $V_{SS}$ に対し $V_{DD}$ が3~1.8[V]となっており、TTLの5 ± 0.25[V]に比べおおきくなっています。C-MOSのスレッシュホールド電圧 $V_{TH}$ は、電源電圧( $V_{DD} - V_{SS}$ )の約1/2となり、一般的に、 $V_{SS} = 0$ [V](GND)として使用するので $V_{TH} = V_{DD} / 2$ となります。C-MOSの動作温度範囲は、-35~85℃となっています。

(1) C-MOSの使用上の注意

C-MOS以外のICでも使わない入力の処理は大切ですが、C-MOSについては特に重要です。TTLでは入力端子を解放すると“H”レベルのときとほぼ等価の働きをして、ノイズ等により誤動作することはあっても破壊することはありません。しかし、C-MOSで入力端子を解放すると、図2-4に示すように“H”, “L”のレベルが固定されず、不安定な電位となります。

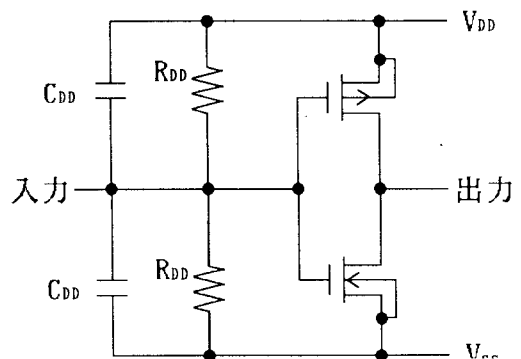


図2-4 C-MOS入力の等価回路

また、C-MOSは入力インピーダンスが極めて大きいので雑音を拾い易く、動作状態は極めて不安定となってしまいます。そのため、C-MOS内部のNチャネルEFTとPチャネルEFTの両方がON状態となって、許容範囲以上の $I_{DD}$ が流れるため、劣化や破壊が生じます。したがって、使わない入力端子は、そのブロックが動作するように $V_{DD}$ か $GND$  ( $V_{SS} = GND$ )に接続しておく必要があります。

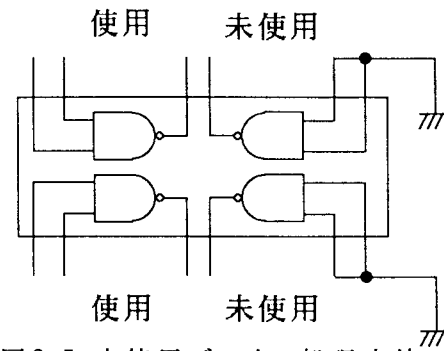


図2-5 未使用ブロックの処理方法

図2-5はQuad NANDのうち2 NANDしか使用しない場合の処理方法で、使わないNANDの入力は $GND$ に接続しています。このようにC-MOSを使うときには全ての入力端子については、解放状態とならないように注意する必要があります。