

5 章 組み合わせ論理回路とその実験

5.1 組み合わせ論理回路とその種類

(1) 組み合わせ論理回路

いままで学んだ基本論理回路 (AND, OR, NOT) を組み合わせることによって、いろいろな論理回路を構成することができます。

例えば、図5-1において

「一郎君は2階に登るために、スイッチ：Aを押して階段の照明をつけました。2階に登り終わってスイッチ：Bを押して照明を消しました。

次に二郎君が同じように2階に登るために、スイッチ：Aを押して階段の照明をつけました。2階に登り終わってスイッチ：Bを押して照明を消しました」

このような動作をする回路を、基本論理回路をつかって構成してみましょう。

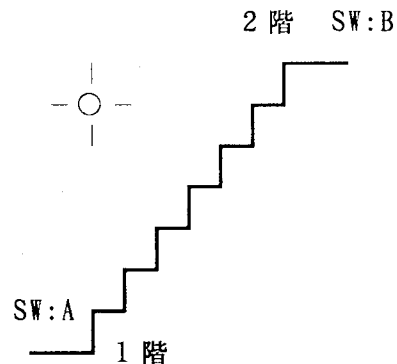


図 5-1 例題

① 動作の状態を明確にするために「真理値表」にまとめてみましょう。

表5-1は、その「真理値表」です。

表 5-1 図 5-1の真理値表

スイッチ A	スイッチ B	照明 L
0	0	0
1	0	1
1	1	0
0	1	1

但し スイッチ:A ON の時 1
OFF の時 0
スイッチ:B ON の時 1
OFF の時 0
照明が 点灯の時 1
滅灯の時 0

② この「真理値表」から、次の方法によって論理式を導きます。

照明:Lが「1」になっている項について、

Aが「0」の時は「 \bar{A} 」、「1」の時は「A」
同様に、Bが「0」の時は「 \bar{B} 」、「1」の時は「B」

とし、各々の項の「論理積」を求め、それらの全ての「論理積」の「論理和」を求めます。求められたその式を「論理式」といいます。

表5-1 から求めた論理式は、次のようになります。

$$L = \bar{A} \cdot B + A \cdot \bar{B}$$

③ この論理式から論理回路を構成

するには、まず

「論理積」の項はANDゲート、

「論理和」の項はORゲート、

「否定」の項はNOTゲートを用いて論理回路を構成すると、

図 5-2のようになります。

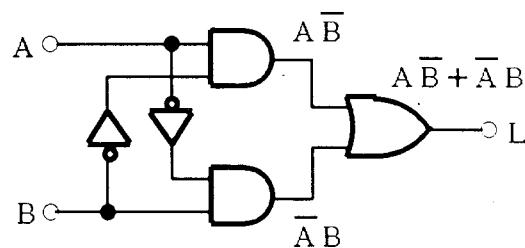


図5-2 基本ゲートによる論理回路

この論理式をNANDゲートのみで構成してみましょう。

まず、NANDゲートの性質（多段縦続接続したとき、出力端子から数えて、「奇数段目」のNANDゲートは、「OR論理」として動作し、「偶数段目」のNANDゲートは、「AND論理」として動作する。）を利用してAND-OR回路が構成できます。

また、NANDゲートの入力端子をすべて接続すると、その動作はNOTゲートと同じになります。従って、図5-2と同様に図5-3(a)のように、NANDゲートのみで簡単に構成することができます。

しかしこの回路では、デジタルIC（SN7400N:NANDゲートを4ゲート内蔵）が2個必要になります。もっと簡単にして、デジタルICの使用個数を減らすことができないでしょうか。

真理値表から得られた論理式： $L = A \cdot \bar{B} + \bar{A} \cdot B$ を次のように変形してみます。

$$L = A \cdot \bar{B} + \bar{A} \cdot B = A (\bar{A} + \bar{B}) + B (\bar{A} + \bar{B})$$

この論理式を、NANDゲートで構成すると、図5-3(b)のようにデジタルICが1個で構成できます。

このように、デジタルICで論理回路を構成するときは、ICの使用個数を少なくなるように検討することも必要です。

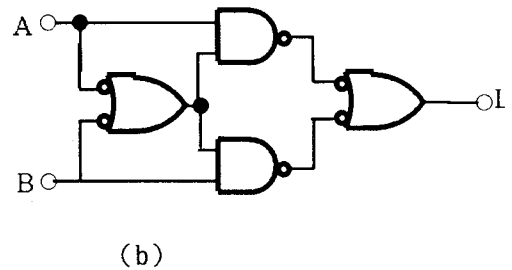
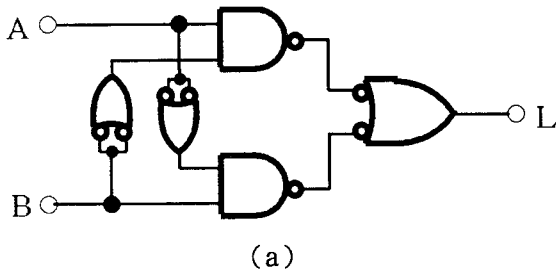


図 5-3 NANDによる論理回路

次に、この論理式をNORゲートのみで構成してみましょう。

論理式を次のように変形することができます。

$$L = (\bar{A} + \bar{B}) \cdot (A + B)$$

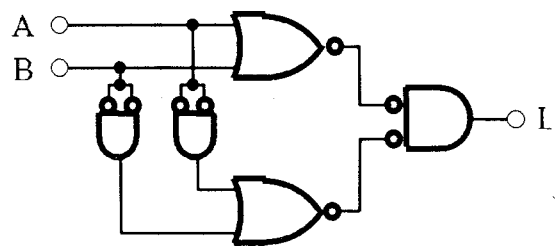
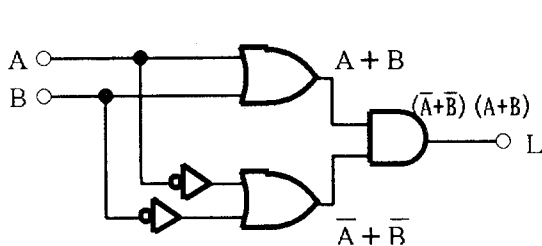


図 5-4 基本ゲートによる論理回路

図 5-5 NORによる論理回路

まずAND, OR, NOTゲートで論理回路を構成すると、図5-4のようになります。

この論理式をNORゲートのみで構成する時は、NORゲートの性質（多段縦続接続したとき、出力端子から数えて、「奇数段目」のNORゲートは、「AND論理」として動作し、「偶数段目」のNORゲートは、「OR論理」として動作する。）を利用して、OR-AND回路が構成できます。

また、NORゲートの入力端子をすべて接続すると、その動作はNOTゲ

ートと同じになりますので、図5-2と同様に図5-5のようにNORゲートのみで簡単に構成することができます。

④ ここで構成された論理回路が、例題通りの動作をするかどうか「基本論理ゲート」および「NANDゲート」をもちいて、「真理値表」と同じ動作をするかどうか確認します。

このように基本論理回路を組み合わせることによって、いろいろな論理回路を構成することができます。特に重要で頻繁に使われる回路は集積化され、デジタルICとして市販されています。

(2) 基本的な組合せ回路

① AND-OR-INVゲート回路

例題のように、真理値表から論理式を導く時は、まず各項についての「論理積」をもとめ、これらの「論理和」を求める方法を説明しました。このような方法を「加法標準形式」といいますが、このようにして得られた論理式をもとに論理回路を構成する時、いくつかのANDゲートとそれらの出力の論理和をとるORゲートが必要になります。これらは頻繁に使用されるために、AND-OR-INVという形でIC化されています。以下に基本的なAND-OR-INVの例を示します。

論理式

$$F = A \cdot B + C \cdot D$$

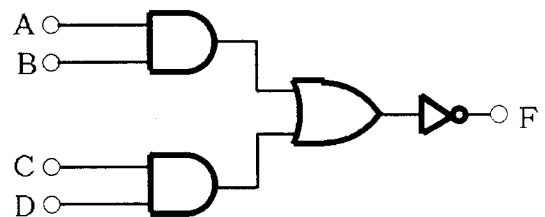


図 5-6 AND-OR-INV回路

② 多数決ゲート回路 (Majority Logic Circuit)

3入力以上の奇数入力に対して、出力が入力中の多い方の状態に従うゲートを「多数決ゲート」といいます。表5-2は3入力多数決ゲート回路の真理値表です。

この論理回路は、入力の全ての組み合わせのAND-ORをとればよく、図5-7のようになります。

表 5-2 真理値表

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

論理式

$$F = A \cdot B + B \cdot C + C \cdot A$$

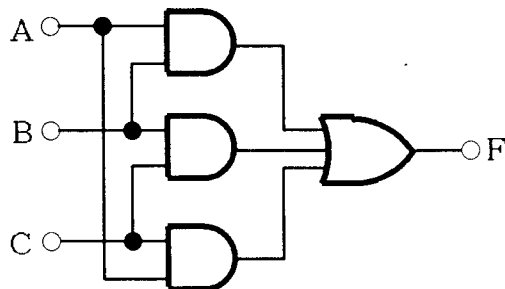


図 5-6 AND-OR-INV回路

③ 一致回路

二つのデータを比較して一致しているかの判定を必要とする場合があります。

図 5-8のように二つの入力 A, B があって、この両者が一致したときに出力 H (“1”) を出す回路は、どのようにすれば得られるでしょうか。

入力 A, B が一致したときというのは、A と B がともに L (“1”) であるか、またはともに H (“1”) であるときです。

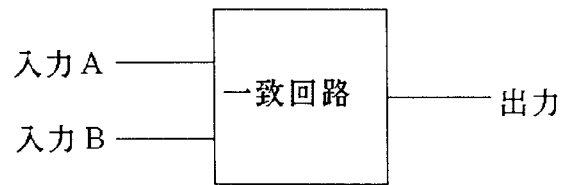


図 5-8

したがって、図 5-9のような回路を構成すると、A と B が一致したときにだけ出力 H がでる一致回路が得られます。

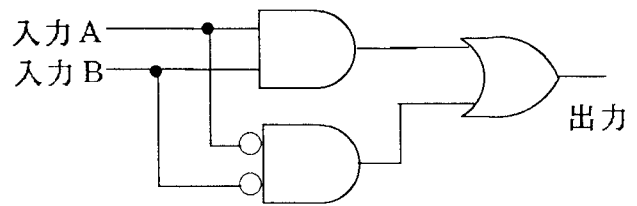


図 5-9

では次に、図 5-10のように 2 進数 2 桁どうしのデータ A, B を比較する場合はどうでしょう。

この場合、A, B 各データの同じ桁どうしが一致しているかどうかしらべ、その結果、2 ビットとも一致していればいいわけです。

すなわち、図 5-10において二つのデータ A, B の 2^0 の桁も 2^1 の桁もともに一致しているならば、データ A, B が一致していることになります。

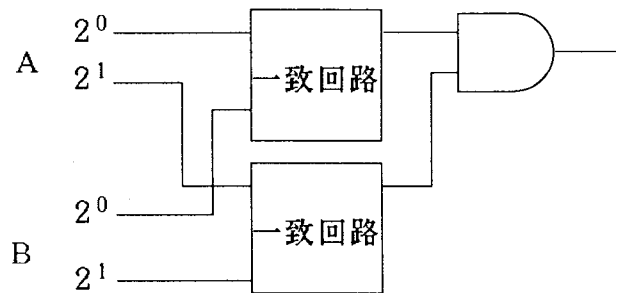


図 5-10

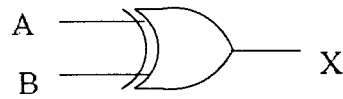
AND, OR, NAND, NOR というものは、一般にゲート素子と総称されていますが、ゲート素子としてこれ以外に排他的論理和と呼ばれているものがあります。

排他的論理和とは Ex-OR と略されている素子で図 5-11(a) に示すような動作をし、図 5-11(a) のような図記号で表されます。

単なる OR の場合には A, B ともに “1” のときも “1” を出しますが、この回路は A, B ともに “1” のときには排他動作をして “1” を出さず、“0” となります。

入 力		出 力
A	B	X
0	0	0
0	1	1
1	0	1
1	1	0

(a) 真理値表



(b) 回路の記号表示

図 5-11 排他的論理和 (E x - O R)

④ 禁止回路 (inhibit circuit)

図 5-12のように、3入力ANDゲートのうち、一つの入力にNOTゲートを通してコントロール信号：I を入力します。

表 5-4 は、この回路の真理値表です。

真理値表から I が "0" のとき出力は A, B の入力の状態できまります。I が "1" の時、出力：Q は必ず "0" になります。

このように、一つの入力：I が、他の入力より優先して働き、他の出力を禁止する回路を「禁止回路」といいます。

表 5-3 真理値表

I	A	B	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

論理式

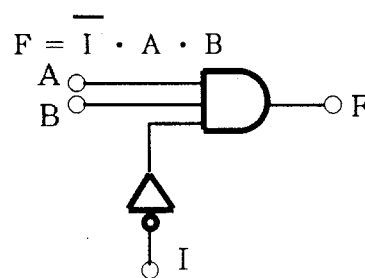


図5-12 禁止回路

⑤ データ選択回路

デジタル回路では、いくつかの入力装置から入力データ選択して出力に取り出すことが必要になります。

図 5-13 のように、入力選択信号：Sを入力します。表 5-4 は、この回路の真理値表です。

真理値表から S が "0" のとき出力は B の信号が出力され、S が "1" のとき出力は A の信号が出力されます。

すなわち、入力信号：AとBの切り換えを選択信号：Sでコントロールしているので、「データ選択回路（データセレクタ／マルチプレクサ）」といいます。

表 5-4 真理値表

S	A	B	F
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

論理式

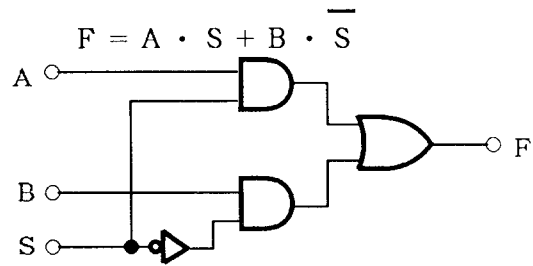


図 5-13 データ選択回路

5. 2 組み合わせ論理回路の実験

実験で実際の IC を取り扱いながら、その回路の動作を確認します。

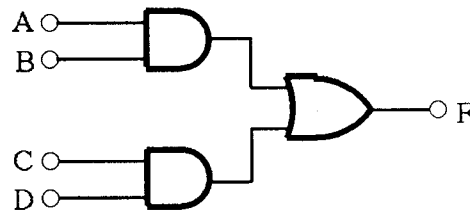
【実験 5 - 1】 AND・ORゲートによって
 $F = A \cdot B + C \cdot D$
 の組み合わせ回路の実験をし、回路の応答を求めましょう。

〔目的〕

AND・ORゲートを使用し、4入力 ($A \cdot B + C \cdot D$) の組み合わせ回路の動作を確認します。

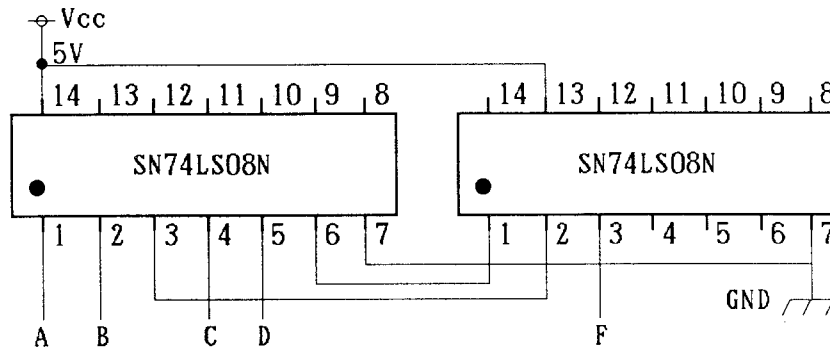
- ・使用デジタル IC : 2入力ANDゲート (SN74LS08N) 1ヶ
- 2入力ORゲート (SN74LS32N) 1ヶ

〔接続回路図〕



(a)

〔実態配線図〕



(b)

図 5 - 1 4 AND・ORゲート組み合わせ回路の実験

〔実験方法〕 : 入力端子 : A, B, C, D に、データスイッチから『Hレベル』, 『Lレベル』の組合せを入力し、出力 : F をデータ表示用 LED の『点灯』 : H, 『滅灯』 : Lとし、真理値表に記入しましょう。

〔実験結果〕

表 5 - 5 真理値表

入 力				出 力
A	B	C	D	F
L	L	H	H	
H	H	H	L	
H	L	L	H	
H	H	H	H	

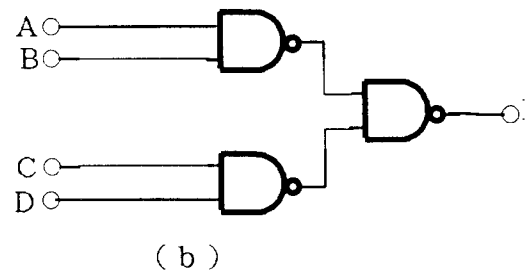
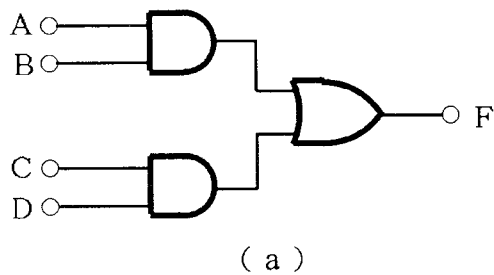
【実験5-2】 実験1同様に、NANDゲートによって
 $F = A \cdot B + C \cdot D$
 の組合わせ回路の実験をし、回路の応答を求めましょう。

〔目的〕

NANDゲートを使用し、4入力 ($A \cdot B + C \cdot D$) の組合せ回路の動作を確認します。

・使用デジタルIC：2入力NANDゲート (SN74LS00N) 1ヶ

〔接続回路図〕



〔実態配線図〕

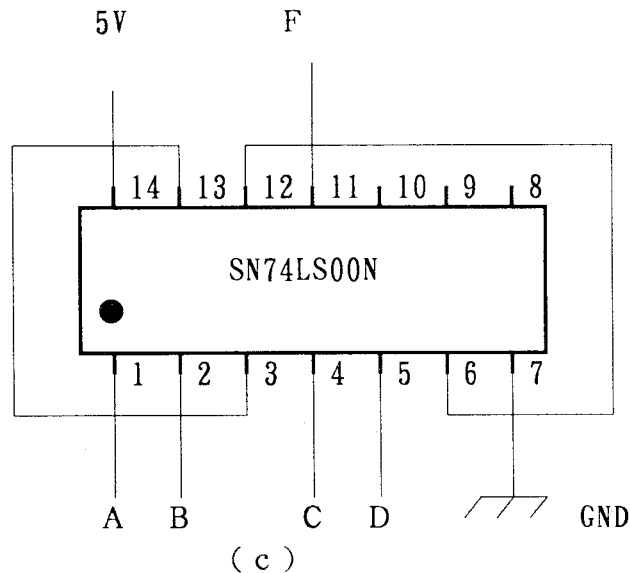


図5-14 AND・ORゲート組合せ回路の実験

〔実験方法〕：入力端子：A, B, C, D に、データスイッチから『Hレベル』, 『Lレベル』の組合せを入力し、出力：F をデータ表示用LED の『点灯』, 『消灯』とし、真理値表に記入しましょう。

〔実験結果〕

表5-5 真理値表

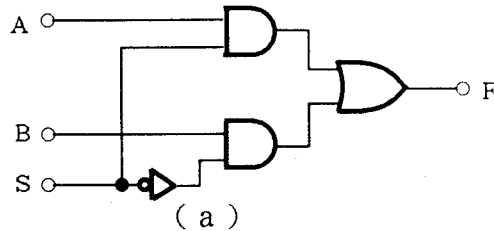
入 力				出 力
A	B	C	D	F
L	L	H	H	
H	H	H	L	
H	L	L	H	
H	H	H	H	

【実験 5 - 3】 データ選択回路の実験

〔目的〕 入力データ：A、B があります。コントロール信号：Sの『Hレベル』、『Lレベル』によって、出力：Yにデータ：Aおよびデータ：Bが切り替えられることを、確認しましょう。

(ANDゲート:SN74LS08 ORゲート:SN74LS32 NOTゲート:SN74LS04)

〔接続回路図〕



〔実態配線図〕

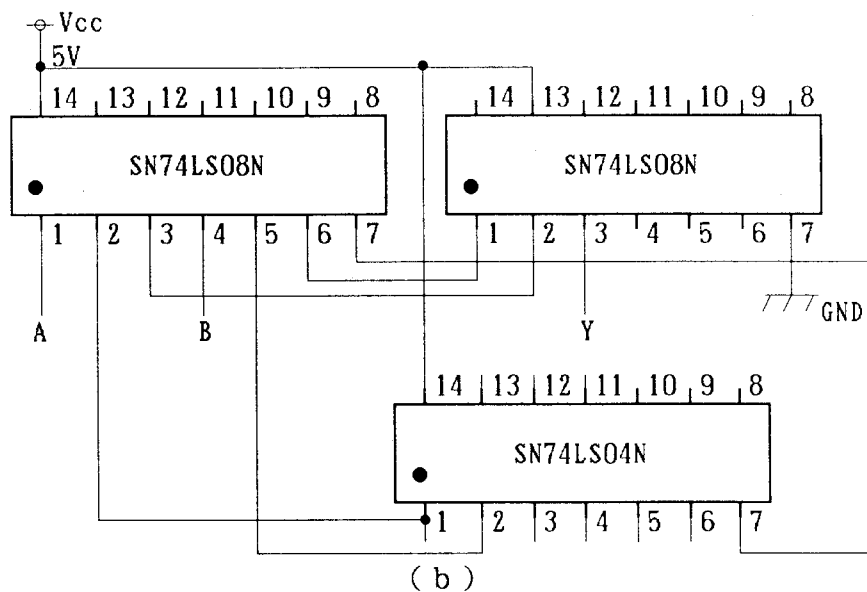


図 5 - 1 6 データ選択回路の実験

〔実験方法〕 入力端子：A、Bおよびコントロール端子：Sに、下記の表の組み合わせにしたがって、データスイッチから『Hレベル』、『Lレベル』の組合せを入力し、出力：Y をデータ表示用LEDの『点灯』：H、『滅灯』：Lとし、真理値表に記入しましょう。

〔実験結果〕

表 5 - 7 真理値表

制御	入 力		出 力
S	A	B	Y
L	L	L	
L	L	H	
L	H	L	
L	H	H	
H	L	L	
H	L	H	
H	H	L	
H	H	H	