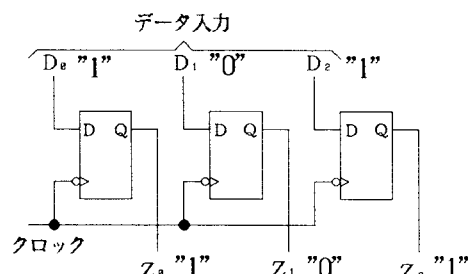


7章 レジスタとその実験

レジスタ (Register) は、数桁の2進信号を一時的に記憶し、必要なときにこれを読みだしたり、また消去したりすることのできる回路で、置数器とも呼ばれています。

フリップフロップ (FF) は、2進1桁 (1ビット) の情報を記憶する働きがあるので、これらを数個組み合わせることによって、数桁の情報を記憶するレジスタを作ることができます。

D-FFを用いた基本回路構成は図7-1のように配列し、クロック入力端子を共通に接続したものとなります。各フリップフロップのクロックに同期して、データ入力があるままD-FF群に記憶されます。



例えば、図7-1においてデータD₀, D₁, D₂がそれぞれ1, 0, 1であれば、クロックに同期しこれらの値がFFにセットされ、Z₀, Z₁, Z₂に出力されます。つまり、レジスタはクロック入力のタイミングで入力データを一時的に記憶するものです。

図7-1 D-FFによるレジスタ

一般にレジスタは、情報をセット (書き込み) する機能、その内容を出力 (読みだし) する機能、および内容を消去するためのリセット (クリア) の機能を有します。以下に代表的なレジスタについて記述いたします。

7.1 並列レジスタ

並列情報を同時に記憶し、その出力も並列に得られるレジスタを並列レジスタ (parallel register) といいます。

図7-2のように、各桁の信号に対し1個ずつのフリップフロップが必要となり、各桁のフリップフロップは完全に独立しています。

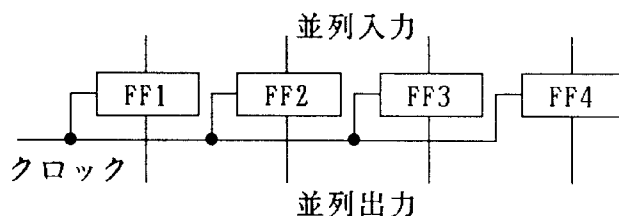


図7-2 並列レジスタ

7.2 シフトレジスタ

図7-3の回路のようにフリップフロップが接続されている。いま、FF₁に記憶されている情報を、隣のFF₂に移すことをシフトするといひ、シフトを行うレジスタをシフトレジスタ (shift register) または送りレジスタといいます。

シフトレジスタは、クロックが入ると、各フリップフロップに記憶された情報は、クロックに同期して1ビット移動します。

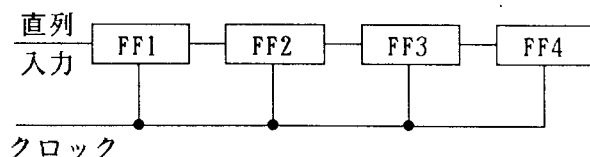


図7-3 シフトレジスタ

シフトレジスタの1ビット分は、図7-4のようにRST-FFを2個用いて構成されます。そのクロックは、CP₁、CP₂と位相の異なったクロックが使用されます。これを2相式シフトレジスタといいます。

その動作概要は、まず入力信号はクロックパルスCP₁によってFF1に読み込まれ、クロックパルスCP₂によってFF2に転送され出力信号となります。このとき、2つのクロックは互いに位相が異ならなければなりません。同相であると内容がそのまま次段へと移り最後の段までつつ抜けの状態となります。

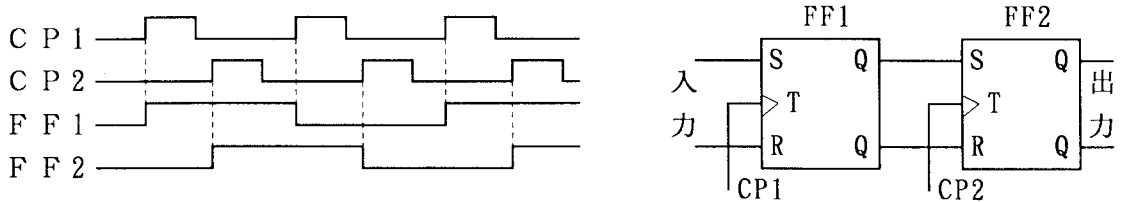


図7-4 1ビットシフトレジスタ（2相式）

1相クロックパルスのシフトレジスタを構成するには、図7-5のようにクロックパルスCP₁を、インバータにより反転させFF2のクロックパルスCP₂に加わるようにする。これを1相シフトレジスタといいます。

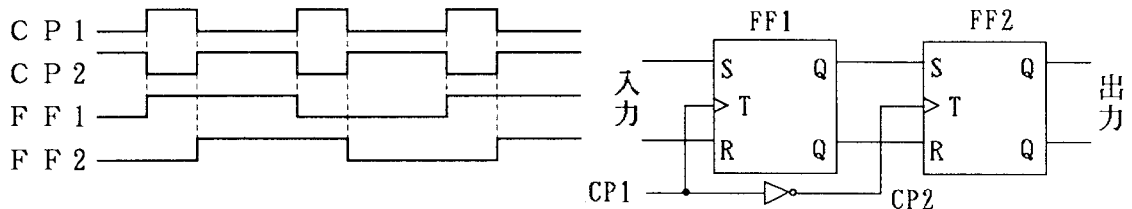


図7-5 1ビットシフトレジスタ（1相式）

図7-6は、SN7474を用いた4ビットのシフトレジスタです。シリアルデータ入りにシリアル信号を与え、4個のクロックパルスを加えると、4個目のクロックの終了後には、出力端A、B、C、Dからシリアル・データがパラレル・データに変換されて出力します。さらに、4個のクロックが入ったならば、それまでのデータは、出力端Dから全て出力され、フリップフロップの中には次のデータが入ることができます。

ところで、入力データと出力端Dの信号との関係は、クロック4個分だけ遅延されています。

シフトレジスタの特徴は、第1にシリアル・データ/パラレル・データ変換であり、第2に入力信号の遅延動作ということができます。

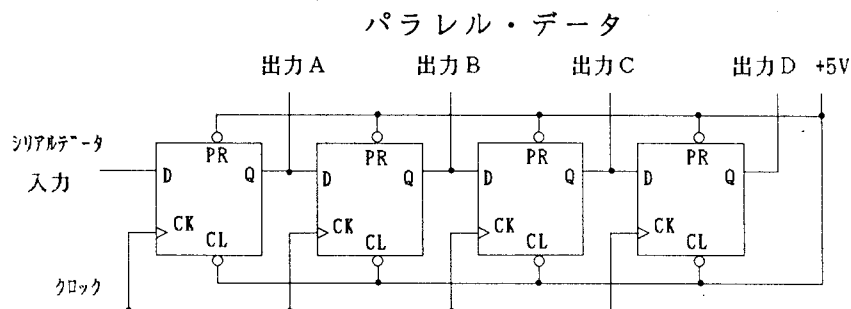


図7-6 7474を用いたレジスタ構成回路

図7-7は、4ビットのシフトレジスタのタイムチャートです。
 入力シリアル・データは、クロックによって後段の方へシフトし、入力シリアル・データがパラレル・データに変換されている様子がわかります。

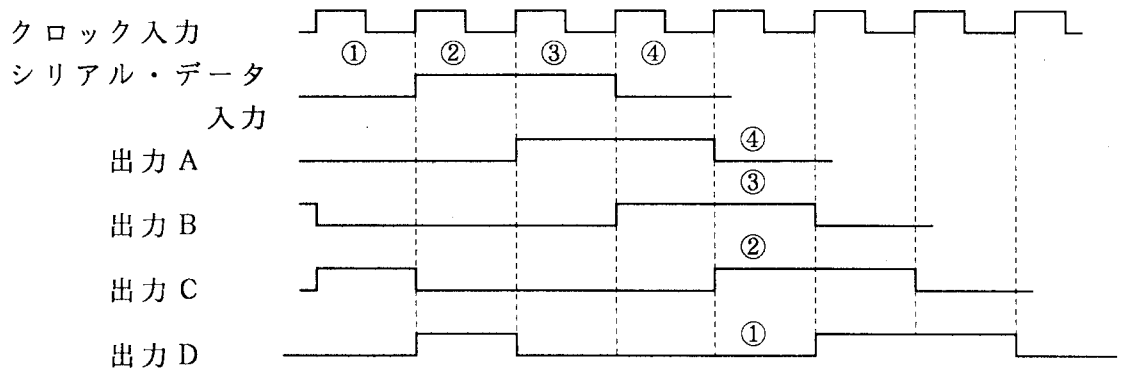


図7-7 SN7474を用いたシフトレジスタのタイムチャート

7. 3 シフトレジスタの応用 (リングカウンタ)

図7-8 は、シフトレジスタを用いたリングカウンタです。

回路の動作概要は、スイッチSWをONにすると、シフトレジスタの出力Q0～Q3にはH, L, L, Lがセットされます。その後、クロックパルスが入るとそのセットされた値が右へシフトされます。

最終段のFFの出力Q3がHとなれば、Q3と接続されている初段のFFの入力D0にHが加わり、次のパルスでHが読み込まれ、その出力Q0がHとなって、最初の状態に戻ります。つまり、この回路は右方向にHの値をシフトしながらパルスの数を数えるカウンタの働きをしています。

また、初期設定されたHの値が、各フリップフロップ間を回転することから、リングカウンタ (Ring Counter) といいます。

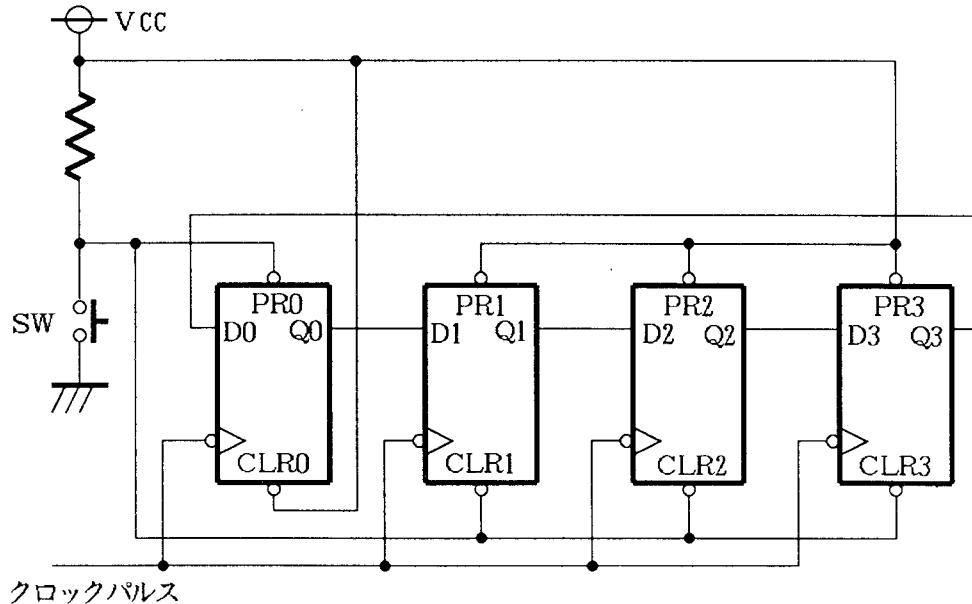


図7-8 シフトレジスタによるリングカウンタ

7. 4 レジスタ（シフトレジスタ）を用いた実験

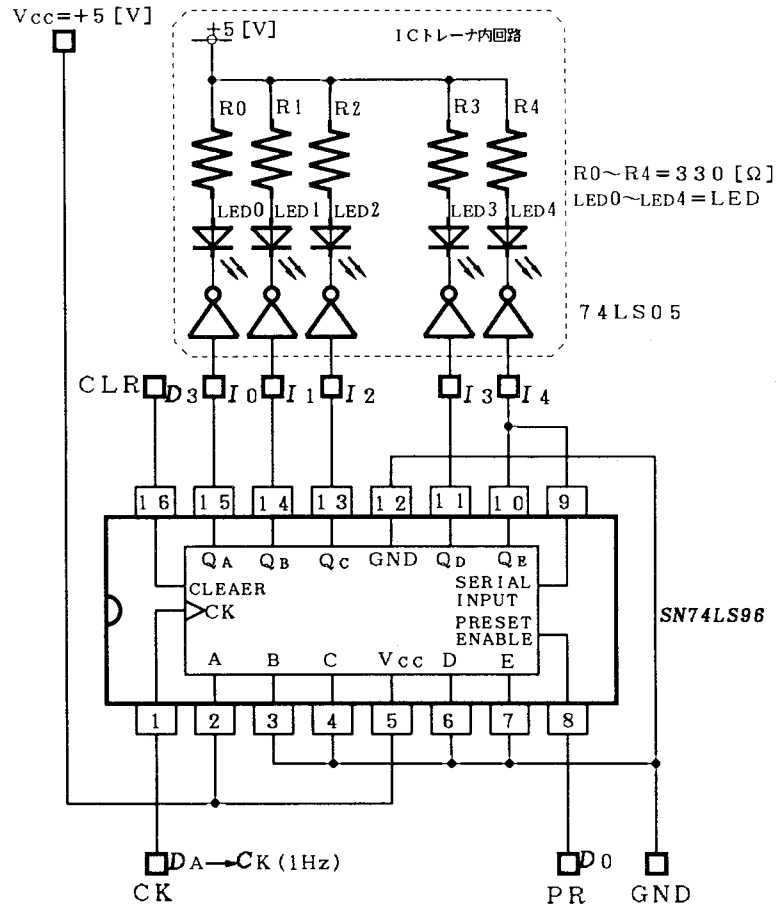
【実験 7-1】 シフトレジスタの実験

〔目的〕

シフトレジスタの応用回路としてリング・カウンタを構成し、その動作を確認します。

・使用デジタル IC : 5 ビットシフトレジスタ (SN74LS96)

〔接続回路〕



〔実験方法〕

1. CLR (CLEAR) 端子を[D3], PR (PRESET) 端子を[D0]および CK (CLOCK) を[DA]に接続する。
2. [D3]を『L』(CLEAR), [D0]を『L』とする。
…出力を全てLにし、全ての発光ダイオードが消灯
3. [D3]を『H』, [D0]を『H』(PRESET)に接続する。
…出力:Aのみ『H』がセットされ、発光ダイオードLED0が点灯
4. [D3]は『H』, [D0]を『L』とし、パルス発生回路スイッチを押す
…LED0が消灯し、LED1が点灯する。さらにスイッチを押すと、LED2が点灯する。つまり発光ダイオードの点灯部分が移動する。
5. パルス発生回路スイッチからクロック発生器(1Hz)に接続すると、発光ダイオードの点灯部分が移動します。確認してください。