

電子回路シミュレータの教育訓練への適用

富山職業能力開発短期大学校 滝本 貢悦・原井 正知

An Application of the Electronic Circuit Simulator to Educational Training

Kouetsu TAKIMOTO, Masatomo HARAI

要約

エレクトロニクス教育の基礎分野において、電子回路は難解な教科目の代表的なものとなっている。その原因を考えてみると、第一に電子回路は実務的な性格を持っていること、第二にアナログからデジタルの分野と広範囲にわたっていることなどがあげられる。しかし、電子系の実践技術者としての素地を身に付けさせるには避けて通ることはできない。したがって、いかに興味を持たせて教育訓練するかが重要な鍵を握っている。

近年、コンピュータ利用技術が急速に進展し、電子回路設計の支援ツールとして実用に耐えられるソフトウェアが出回り開発期間の大幅な短縮が図れるようになってきた。今後ますますこの傾向が強まることは必至である。他方、教育訓練の見地からも、これらのツールを模擬実験・実習の体験用として利用することにより理解の促進が図れると考える。ここでは実体験の重要性を否定するものではない。しかし、2年間という短期間の教育訓練の中では実体験に時間を十分にとるには限界がある。そういった意味で、そのすき間をうめるには大変有用な手段であると考え実践を試みた。その結果有用性が明らかになった。

I はじめに

技術革新の歩みは、とどまるところを知らず加速度的な進展の様相を呈している。中でも、エレクトロニクスの諸分野の発展の基礎をなすトランジスタの発明からは、40年余を経過した。その間の半導体の集積化技術のめざましい発達により、ディスクリートなものは、ほとんど姿を消し、機能ブロックや特定用途向け集積回路(ASIC)を利用する方向へと進んでいる。このような機能の拡大化の中では、回路設計を例にとっても、システム設計から半導体プロセスの設計までの各階層で、多くのCAD/CAE用ソフトウェア・ツールを有効な手段として利用する傾向にある。

当短大の電子回路教育訓練においても、従来からの教育手法の中へ、コンピュータを道具として積極的に取り入れる新しい試みをしているところである。この試行の一環とし、今までの電子回路に関する理論・実験・実習のつながりを見直し、より体系化させることで、難解とされる電子回路に興味をもたせ、理解の促進を図ることを目的にシミュレータを取り入れた。電

子回路シミュレータには、デジタル回路用(論理回路設計)のものとアナログ回路用があるが、電子回路の習得の観点からは、アナログ、デジタルそれぞれの学習が調和のとれたものにする必要がある。以下その適用事例について報告する。

II シミュレータ利用のねらい

当短大電気系におけるエレクトロニクス教育、中でも電子回路に関するものは、アプリケーションを必要最小限とし、基本回路の確実な習得を図ることを第一義としている。そして卒業後早期(3年程度を目安)に、企業の中で、目的を達成する回路設計ができるよう技術者育成を想定しながら、教育内容などを決定している。2年間という限られた期間中で実現していくには、各教科の体系化を図るとともに、教科相互間の密な連携を保つなど工夫が必要になる。これまでは、講義・実験・実習を通し、電子回路理論の裏付けを得、実際の回路で検証し、そして評価・考察してみるという行為を、たえず循環させ、ラセン状に積み重ねながら習得させていく方法をとってきた。学習者にとって、

電子回路は、結果として実験・実習にて検証することができても、その根底に横たわる回路理論との結び付きには、相当時間を要すし、難解なため途中で続かなくなることも多い。そこで、全くシミュレーションという、今までの教育手法と異なった方法を取り入れ、再度、三者間(図1)を意識的に結び付けることにより、理解へのチャンスが増えることにつながると考えられる。また、回路変更が短時間にできることで、試行錯誤による体験が多くできることで電子回路を身近なものとしてとらえてくれることが期待できる。このよ

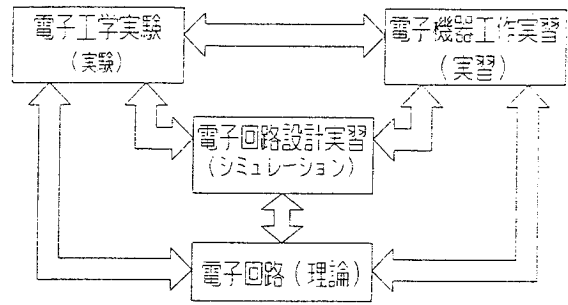


図1 電子回路シミュレーションの位置付

(一期)	(二期)	(三期)	(四期)
電子工学 (4)	電子回路Ⅰ (4)	電子回路Ⅱ (2)	
	論理回路 (2)	インタフェース工学Ⅰ(2)	インタフェース工学Ⅱ(2)
		電子計測工学Ⅰ (2)	
		電子回路設計実習Ⅰ (2)	電子回路設計実習Ⅱ (2)
電気基礎実験 (4)	電子基礎実験 (4)	電子工学実験 (4)	電子工学応用実験 (4)
電子機器工作実習(4.5)	電子CAD実習(4.5)	電子制御実習 (4)	電子計測実習 (4)

図2 電子回路関連教科の構成

うな想定で平成元年度から、電子回路教育の中にシミュレーションを利用した教科(電子回路設計実習)を組み入れた。図2に、この教科を取り巻く電子回路に関する教科目構成を示す。

III アナログ電子回路への適用

1. シミュレータの環境

現在、アナログ電子回路シミュレータには、SSPICE, PSPICE, MICRO-CAP などがある。中でも、カリフォルニア大学バークレー校で開発されたSPICE (Simulation Program with Integrated Circuit Emphasis) 系のものが最も多く用いられ、一般にアナログ回路シミュレータといえは、このSPICE系をさしている。EWSやホスト・コンピュータ用にグラフィック等を改良して搭載しているものも、ほとんど、これを基本としている。ここでも、パソコン・レベルで使用可能なSSPICEを利用した。

アナログ回路シミュレータでは、主として、直流解析、小信号の交流解析、過渡応答解析が可能である。この際の、回路要素として、抵抗、キャパシタ、インダクタ、相互インダクタ、独立電圧源、独立電流源、4種類の従属電源、電送線路、及び半導体デバイスとしてダイオード、BJT, JFET, MOSFET が使用でき

る。半導体デバイスには、それぞれのデバイスのモデルが組み込まれており、適切なモデル・パラメータを指定するだけで利用することができる。

2. 教育訓練の実践

電子回路の基本的な学習が終了した後の第3期において、電子計測システム専攻を対象とし、電子回路設計実習Ⅰの教科で72時間をかけて実施した。進めるにあたっては、基本電子回路理論を踏まえ、第3期で行っている関連教科・実験・実習との連携を保ちながら、表1に示す10項目のテーマを選定し、毎回、①解析を試みようとする回路を理論面から復習、②シミュレータによる回路解析の展開、③解析結果の考察を時間内に課することとし進めた。シミュレータを使用するにあたっては学習者1名につき1台とし、また、学習者は操作面に目が向きがちであるが、これが本来の目的ではないので、使用する時間を極力少なくし、自ら考える時間を多くとることに配慮した。

以下、毎回のシミュレーション実習を行う際の3項目について、詳細に説明する。

(1) 導入

その回で行う回路解析テーマに関して、基本的な動作を理論上から復習させ、動機付けを図る。この際、

表1 電子回路シミュレーションの項目

半導体デバイス	テーマ
ダイオード	半波整流回路の特性解析 全波整流回路の特性解析
バイポーラトランジスタ	RC結合基本増幅回路の特性解析 2段RC結合増幅回路の特性解析 負帰還増幅回路の特性解析
OPアンプ	非反転増幅回路の特性解析 反転増幅回路の特性解析 アクティブ・フィルタ回路の特性解析 微分回路の特性解析 積分回路の特性解析

電子工学実験などですでに実施したテーマについては、実験データを提示し、シミュレータで得られた結果を考察する基礎資料として使わせる。比較的簡単な回路について解析を行うときは、その動作の目的を達する回路を各自に調査させるとともに、その回路のどのような特性を得たいのかを意識化させる。

(2) 展開

導入部で行った個々の回路解析について、実際に、シミュレータをツールとし実習する。まず、テーマの回路図のネットリストを作るために、テキストエディタ（ここではRED）を使い、電子部品・電源などをすべて記述言語で入力する。この方法以外にも、ネット情報を得るには、電子回路CAD（DASH等）を用いて回路図入力し、その図より自動的にネットリストを生成することによりできる。しかし、この方法では、CAD操作に要する時間がかかりすぎることもあり、自ら手書きで描いた回路図にノード番号を付け、回路図を確認しながらネットリストに置き換えていくことの方が学習効果が期待できるとの考えで、エディタを使う方法をとった。エディタを使用して回路記述をする手順は、図3のようになる。

入力記述は、フリーフォーマットタイプであり、まず解析回路の回路エレメントの記述は、要素名、要素が接続されるノード、要素の電気的特性を決定するパラメータ値を記入する。回路中の電源の記述も同様に行う。次に、半導体デバイスの記述であるが、SPICEで使用する4種の半導体デバイスには多数のパラメータが必要であり、実際の電子回路では、多数のデバイスが同じデバイス・モデルパラメータの値を共通に用いる。したがって、デバイス・パラメータの指定は、個々のモデル記述（MODEL）で定義された独自のデ

回路のエレメント・カート

例：
RC1 1 2 17 1K
Q1 3 2 4 MOD1

各種ソース用のカート

例：
VCC 10 0 DC 6

半導体デバイス・パラメータ・モデル

例：
.MODEL MOD1 NMOS VTO=-2
+NSUB=1.0E15 V0=550

解析用のコントロール・カート

例：
.DC VDS 0 10 .5 VGS 0 5 1

図3 回路記述の手順

バイスモデル名を参照して用いるようになっている。この方式によって、各デバイス要素の記述でモデルパラメータの全部を、その都度、指定する必要がなく簡略化されている。各デバイス要素記述は、デバイス名、デバイスが結合されているノード、デバイスモデル名からなる。さらに、2つのオプション・パラメータがつかえ、面積係数と初期条件設定で、各デバイスについて指定できる。最後に、回路の何について解析するのか、つまり実行時における条件を設定するためのコントロール記述を行う。これによって記述された入力リストをシミュレータで実行させ、解析結果のデータファイルを作り出す。このファイルには回路中の全ノードのシミュレーション結果が含まれている。そこで、このシミュレータの中にある解析結果を表示させるプログラムを使い、表やプロット図でディスプレイ上やプリンタに出力させる。

(3) 検証と考察

シミュレーション結果および実験より得られたデータをもとに、理論値と比較してみる。また、シミュレータの最大のメリットと考えられる回路定数の変更による特性変化が、短時間に出力できることをフルに利用し、回路動作理解をさらに深めることへと結び付けている。

3. シミュレーションの実例

今回の電子回路実習で取り上げた10テーマの中から、オペアンプを使ったアクティブ・フィルタ（ローパス・フィルタ）でのシミュレーション結果を例にと

り説明する。図4は、今回使った回路図である。カットオフ周波数が1 KHz, 電圧増幅度が1.56倍、尖鋭度が0.69になっている。回路定数の決定にあたっては、設計のための資料を与え、各自に求めさせる方法をとった。次に、この回路のこういった解析を行いたい

かを明確にし、ノード番号のついた回路図のネットリストを記述する。(図5)実行後、SPLOT を使い、この回路の直流入出力特性(図6)、交流入出力波形(図7)、および、周波数特性を描かせる。

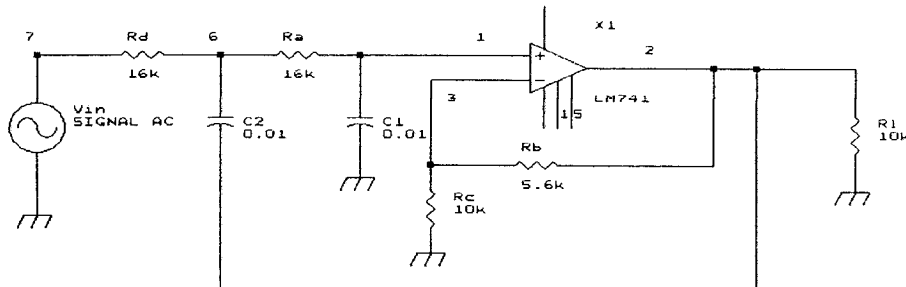


図4 アクティブ・フィルタ回路

```

*filter circuit analysis
ex20.in
R1 0 2 10K
Vm 0 4 15
Vp 5 0 15
Vin 7 0 SIN(0 0.2m 0.5k 0 0) AC 0.0001
X1 1 3 2 5 4 UA741
Ra 1 6 16k
Rb 3 2 5.6k
Rc 0 3 10k
Rd 6 7 16k
C1 1 0 0.01u
C2 6 2 0.01u
*operational-amplifier net list
.SUBCKT UA741 2 1 24 27 26
R1 10 26 1K
R2 9 26 50K
R3 11 26 1K
R4 12 26 3K
R5 15 17 39K
R6 21 20 40K
R7 14 26 50K
R8 18 26 50
R9 24 25 25
R10 23 24 50
R11 13 26 50K
COMP 22 8 30PF
Q1 3 1 4 QNL
Q2 3 2 5 QNL
Q3 7 6 4 QPL
Q4 8 6 5 QPL
Q5 7 9 10 QNL
Q6 8 9 11 QNL
Q7 27 7 9 QNL
Q8 6 15 12 QNL
Q9 15 15 26 QNL
Q10 3 3 27 QPL
Q11 6 3 27 QPL
Q12 17 17 27 QPL
Q14 22 17 27 QPL
Q15 22 22 21 QNL
Q16 22 21 20 QNL
Q17 13 13 26 QNL
Q18 27 8 14 QNL
Q19 20 14 18 QNL
Q20 22 23 24 QNL
Q21 13 25 24 QPL
Q22 27 22 23 QNL
Q23 26 20 25 QPL
.ends UA741
.MODEL QNL NPN<BF=80 RB=100 CCS=2PF TF=0.3NS TR=6NS CJE=3PF
+CJC=2PF VA=50>
.MODEL QPL PNP<BF=10 RB=20 TF=1NS TR=20NS CJE=6PF CJC=4PF VA=50>
*control card
.AC DEC 10 1 100k
.DC Vin -0.25 0.25 0.025
.TRAN 0.1m 2m
.END
    
```

図5 ネット・リスト

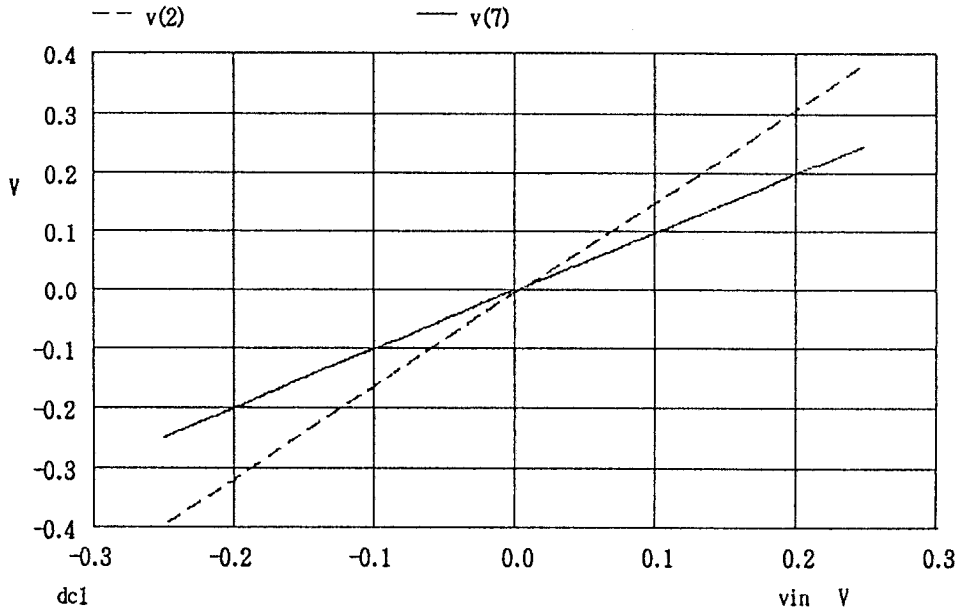


図6 直流入出力特性

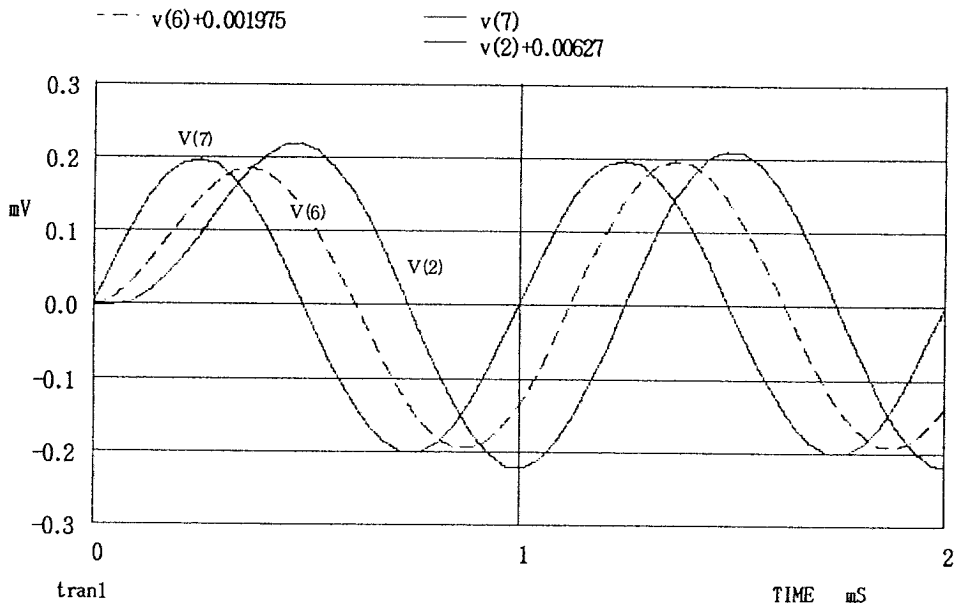


図7 交流入出力特性

IV 論理回路シミュレータの教育訓練

1. シミュレータの環境

ここでは、論理回路設計支援ソフトウェアとして、PLD設計支援用 (ABEL-PLD)、回路図入力用 (DASH4C)、論理回路シミュレータ (Personal CADAT) を使用した。また、論理回路シミュレーション

を行うために必要なネットリストファイルを回路図から取得するために、ファイル・トランスレータを使用した。各論理回路設計支援ソフトウェアの機能と特徴を表2に示す。

論理回路シミュレーションを行った回路を実際を実現するICとしてはプログラマブル・ロジック・デバイス (PLD) とロジック・セル・アレー (LCA) があげられる。今回は、既存の機器が利用できるPL

表2 論理回路設計支援ソフトウェアの特徴

	ソフトウェア名	機能・特徴
1	PLD設計支援ソフトウェア(ABEL-PLD)	論理圧縮・最適化、真理値表・状態遷移入力
2	回路入力用ソフトウェア(DASH4C)	論理回路の図面による入力(TTL,ゲート等)
3	ディジタル電子回路シミュレータ(Personal CADAT)	論理回路シミュレーション
4	トランスレータ(DASH to CADAT Translator)	回路図→ネットリストファイル変換

Dを採用した。また、論理機能を書込んだPLDが所期の目的を達しているかを、確認できるトレーナを製作し活用した。このトレーナは、PLDが実装でき、その任意の点に入力するためのスイッチ8個と出力の状態を検出するためのLED16個がついており、短時間に結果を確認できる。

2. 論理回路シミュレータの教育実践

1年2期の論理回路の教科では論理数学、組合せ回路、順序回路およびその応用回路について学んでいる。2年3期でも電子工学実験において組合せ回路、順序回路(TTL74シリーズ)の特性について実験を行っている。論理回路シミュレータ利用による論理回路設計教育は、現在のところ2年4期に電子計測システム専攻のみを対象に電子回路設計実習IIの教科で2単位の实習として行っている。

実習を進めるにあたっては、表3に示すテーマについて、

表3 論理回路設計実習の項目

学習項目	応用回路
1 排他的論理和	XOR、ハーフアダー
2 2to4デコーダ	74139相当
3 データセレクタ	74157相当
4 フルアダー	74183相当
5 7セグメントデコーダ	7447相当
6 プライオリティエンコーダ	74148相当
7 マグニチュードコンパレータ	7485相当
8 基本順序回路	2ビット同期カウンタ
9 4ビットアップ/ダウンカウンタ	74163相当
10 同期式シーケンサ	ストップ回路、スキップ回路
11 ステッピングモータコントローラ	PMM8713相当
12 モータ信号用エンコーダ	

- (1) 導入としての論理回路の機能の理解と論理式の習得
- (2) 論理式の論理回路への展開
- (3) シミュレーション結果の検証と考察

の順に進めた。

論理回路設計教育の実習フローを図8に示し、以下、各段階における作業内容について説明する。

(1) 導入

PLDを用いて回路を実現することを考慮し、まず第一に真理値表、状態遷移図を用いて論理回路の機能

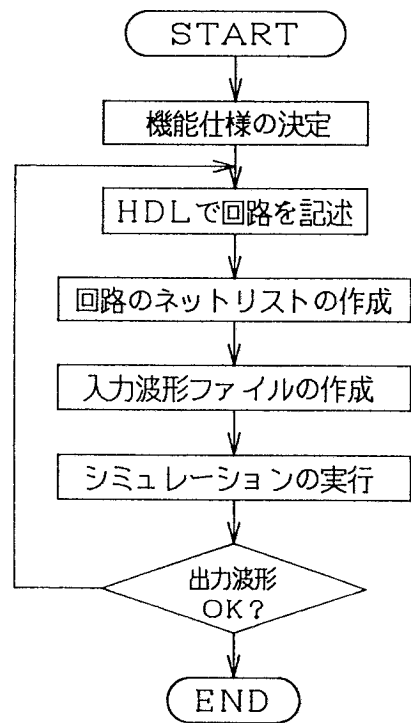


図8 シミュレーションの実習フロー

を提示し理解させる。また使用するPLDの内部アーキテクチャを提示する。

その後、PLD設計支援ソフトウェアを用いて論理回路シミュレーションを行うのに必要な関連知識を習得させる。このPLD設計支援ソフトウェアは真理値表、状態遷移図で回路の機能を記述すれば自動的に論理式を生成してくれるものであり、論理圧縮されていない論理式を論理圧縮する機能を利用する。

このような論理式、真理値表、状態遷移図によって論理回路の記述を行い最適な論理回路を得る手法はハードウェア記述言語による論理合成と呼ばれている。近年このようなハードウェア記述言語を用いて論理回路の設計を行う手法が浸透しつつあり、世界的にも標準化・規格化が検討されている。

(2) 展開

導入で得られた論理式を表現する論理回路を回路図入力ソフトウェアを用いて描く。回路図入力ソフト

ウェアの操作は習得するのに時間がかかるので操作手引書を事前に作り、比較的短時間でおえられるように配慮した。

また使用するコマンドはシミュレーションを行うために必要なものに絞ってファンクションキーに割り当て、操作性の良い環境となるよう努めた。

論理回路シミュレーションに必要なネットリストはファイル・トランスレータを用いて得ることができる。このトランスレータはMS-DOSのバッチコマンドで起動できるようにし、1回のコマンド入力が必要なネットリストを作成できるようにした。

論理回路シミュレーションを行うためには、作成した回路の検証を行うテスト入力波形を作る必要がある。テスト入力波形はテキストエディタ(RED)を用いて入力できる。論理回路シミュレータの入力波形記述言語(DSL)を用いれば容易に作成することができる。

論理回路シミュレータは回路のネットリストとテスト入力波形をもとにタイミングチャートをディスプレイ上に表示する。入力波形の一部を変更し、再度シミュレーションを行うこともできる。回路図入力ソフトウェアと同様、シミュレーション作業の効率を上げるために論理回路シミュレータの操作手引書を作り、時間の短縮を図った。

(3) 検証と考察

もし、出力波形に不都合が生じた場合には論理回路設計のフローに従い各段階でデバックを行う。論理回路シミュレータを用いる最大のメリットは、回路ネット情報や入力波形の記述を短時間で変更ができ、出力波形の検証がただちにできる点にある。すなわち、実際にICを用いなくとも論理回路の設計体験を数多く積むことができる。

3. 論理回路設計の実例

今回行った実習の中から、4ビットアップ/ダウンカウンタ回路の設計を例にとり説明する。この回路は、4ビットの記憶ができるのでS0からS15までの16個の状態を考えている。入力信号DirがLならばアップカウンタ動作、DirがHならばダウンカウンタ動作を入力クロックClkに合わせて行う。これをPLD設計支援ソフトウェアの記述を用いて表わしたものが図9である。Gould AMI社の20ピンのIC(P18CV8)を用いて回路を実現する。状態遷移図による回路の機能記述はstate-diagramと書かれた行以降に書かれている。例えばS0の状態時にDirがUならば状態S1に、DirがDownならば状態S15に移る動作をcase文を用いて高級言語とよく似た形式で書くことができる。PLD設計支援ソフトウェアを用いた結果、case文で書かれた回路記述は論理式に変換される。この論理式を回路図入力ソフトウェアを用いて入力することもできる。このようにしてできた回路は、フリップ・フロップ4個と3ステートゲート4個、インバータ1個、AND・ORゲート17個から構成される。

ファイル・トランスレータを用いることにより回路情報が取り出されたネットリストファイルを作ることができる。ネットリストファイルの一部を図10に示す。

次に論理回路シミュレーションに必要なテスト入力波形の記述ファイルを作成する。まず、出力イネーブル入力OEをHからLにする。次にCLR入力をLにし、Dフリップ・フロップをリセットする。その後23サイクルDir入力をHにした後、27サイクルDir入力をLにしている。以上を用いてシミュレーションを行った結果を図11に示す。正常なアップ/ダウン動作をしていることがわかる。

```

1: module cnt16rom flag '-r5'
2: title '4bit Up/Down counter 1991.12.27
3: Harai & Hirose & Hayashi by HWC'
4:
5: CNT16ROM device 'P18CV8';
6:
7: Clk,Clr,Dir,OE pin 1, 2, 3,11;
8: Q3,Q2,Q1,Q0 pin 17,16,15,14;
9:
10: Q3,Q2,Q1,Q0 istype 'reg_d,pos';
11:
12: outp = [Q3,Q2,Q1,Q0];
13:
14: Ck,X,Z = .C., .X., .Z.;
15:
16: " Counter States
17:
18: S0 = ^b0000; S1 = ^b0001; S2 = ^b0010; S3 = ^b0011;
19: S4 = ^b0100; S5 = ^b0101; S6 = ^b0110; S7 = ^b0111;
20: S8 = ^b1000; S9 = ^b1001; S10 = ^b1010; S11 = ^b1011;
21: S12 = ^b1100; S13 = ^b1101; S14 = ^b1110; S15 = ^b1111;
22:
23: " Counter modes
24:
25: Up = 1;
26: Down = 0;
27:
28: equations
29:
30: outp.oe = (OE == 0);
31: outp.re = (Clr == 0);
32:
33: state_diagram [Q3,Q2,Q1,Q0]
34:
35: State S0: case (Dir == Up) : S1;
36: (Dir == Down) : S15;
37: endcase;
38:
39: State S1: case (Dir == Up) : S2;
40: (Dir == Down) : S0;
41: endcase;
42:
43: State S2: case (Dir == Up) : S3;
44: (Dir == Down) : S1;
45: endcase;
46:
47: State S3: case (Dir == Up) : S4;
48: (Dir == Down) : S2;
49: endcase;
50:
51: State S4: case (Dir == Up) : S5;
52: (Dir == Down) : S3;
53: endcase;
54:
55: State S5: case (Dir == Up) : S6;
56: (Dir == Down) : S4;
57: endcase;
58:
59: State S6: case (Dir == Up) : S7;
60: (Dir == Down) : S5;
61: endcase;

```

図9 ソースファイルの一部


```
1: HEADER $
2:   CIRCUIT NAME $
3:     B: CNT17ROM.DWG $
4:   LAST UPDATE $
5:     1-7-1992 $
6:
7: PARTS $
8:   P14 DFF-E $
9:   P15 DFF-E $
10:  P16 DFF-E $
11:  P17 DFF-E $
12:  P18 3S-L/1 $
13:  P19 3S-L/1 $
14:  P20 3S-L/1 $
15:  P21 3S-L/1 $
16:  P22 OR/4 $
17:  P23 AND/3 $
18:  P24 OR/8 $
19:  P25 AND/3 $
20:  P26 AND/3 $
21:  P27 AND/3 $
22:  P31 AND/4 $
23:  P32 AND/4 $
24:  P33 AND/3 $
25:  P34 AND/3 $
26:  P35 AND/3 $
27:  P36 AND/3 $
28:  P37 AND/8 $
29:  P38 AND/8 $
30:  P39 OR/8 $
31:  P42 INV $
32:  P6 AND/3 $
33:  P7 AND/3 $
34:  P8 AND/3 $
35:
36:
37: CONNECTIONS $
38:   P6.A0 S234157 $
39:   P6.A1 S252160 $
40:   P6.A2 S262143 $
41:   P6.Y S286160 $
42:   P7.A0 DIR $
43:   P7.A1 S248170 $
44:   P7.A2 S262143 $
45:   P7.Y S310170 $
46:   P8.A0 DIR $
47:   P8.A1 S252160 $
48:   P8.A2 S257148 $
49:   P8.Y S284182 $
50:   P14.CLK CLK $
51:   P14.CLRN CLR $
52:   P14.D S262143 $
53:   P14.PRN VCC $
54:   P14.Q S257148 $
55:   P14.QN S262143 $
56:   P15.CLK CLK $
57:   P15.CLRN CLR $
58:   P15.D S343181 $
59:   P15.PRN VCC $
60:   P15.Q S248170 $
61:   P15.QN S252160 $
```

図10 ネット・リストファイルの一部

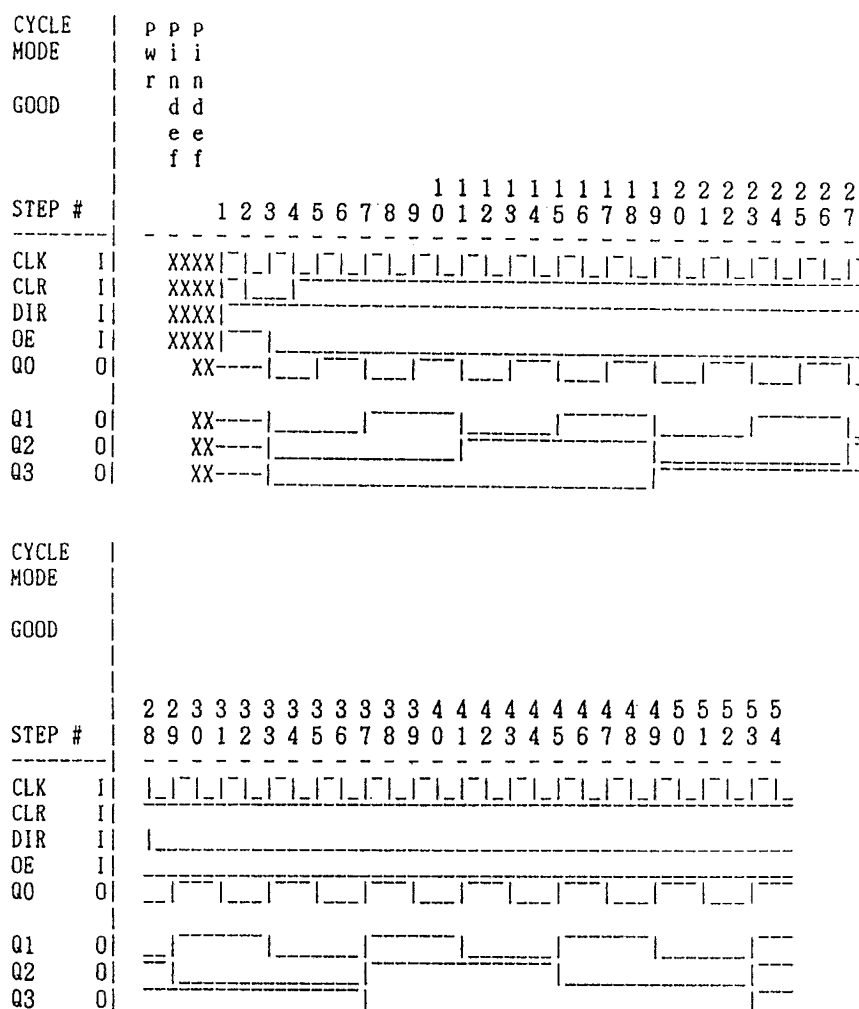


図11 4ビット・アップ/ダウン・カウンタのシミュレーション結果

V まとめ

電子回路教育の中へのシミュレータの適用を試みた。ツールである以上、その持っている特性をよく把握し、本学での教育訓練になじむような取り組みにとくに配慮した。今回の電子回路設計実習においてシミュレータを使用して試みての効果を3点述べてみる。

- (1) 電子回路を学習する際に、多角的なアプローチを試みることにより、理解へのチャンスが増えるとともに、自己の理解度に応じ柔軟な進捗で対応できることを確認した。
- (2) 現在のシミュレーション・ツールは精度・実行速度、ヒューマンインタフェースの面から、まだ不十分なところが見られるが、電子回路設計のための有効な手段であることを、電子回路設計実習を通じて確認できた。

- (3) シミュレーション実習と同一テーマの実験を電子工学実験で実施しているが、その結果を自ら評価、考察する際のデータとして利用でき、他教科への波及効果が見られることが確認できた。

以上の効果を踏まえ、シミュレーション・ツールを電子回路教育の中で、今後より充実させていくための課題を3点述べる。

- (1) 今回のシミュレータ利用のねらいは、理論、実験、実習の融合化を促進させて、わかりやすく興味を抱ける電子回路教育を目指したものである。したがって、それにそったテキストを作成することである。
- (2) シミュレータを使った実習に重点をおいたが、特に、電子機器製作実習との一体的な授業展開を推し進めていく必要がある。
- (3) 現在、電子回路シミュレータは数種類以上でいるが、今回使用したツール以外についても、教育

訓練の見地から、その有効性について評価を行う必要がある。

なお、本研究は平成2年度指定研究「シミュレーションを核とした電子回路教育訓練システムの開発」によって研究を進めたことを付記する。

参考文献

- (1) 西久保 靖彦：“ASIC 設計 回路シミュレータ入門”、日本工業技術センター、1988年、P6-12
- (2) CQ出版社編：“アナログ回路シミュレータ活用術”、1988年、P26-36
- (3) 兼松セミコンダクター社編：“SSPICE USERS' MANUAL”
- (4) HHB SYSTEMS：“CADAT USERS' MANUAL”
- (5) 三上廉司：“ASIC 時代の論理設計”，電波新聞社、1988年、P181-230